

# LP-2900 CPLD 邏輯設計實驗平台 及Altera Cyclone VE的晶片板



## 版權

LEAP Electronic Co., Ltd. 力浦電子實業股份有限公司版權所有。未經書面許可，不得以任何形式複製或散播本手冊的任何內容。本手冊僅供購買者參考與保存，產品規格與手冊的變更恕不另行通知。所有因使用或可歸因於使用本產品硬體及軟體和手冊所造成的風險應由使用者自行承擔。

## 商標

本手冊所有提及之商標、名稱與軟體皆屬該公司所有。

## 目 錄

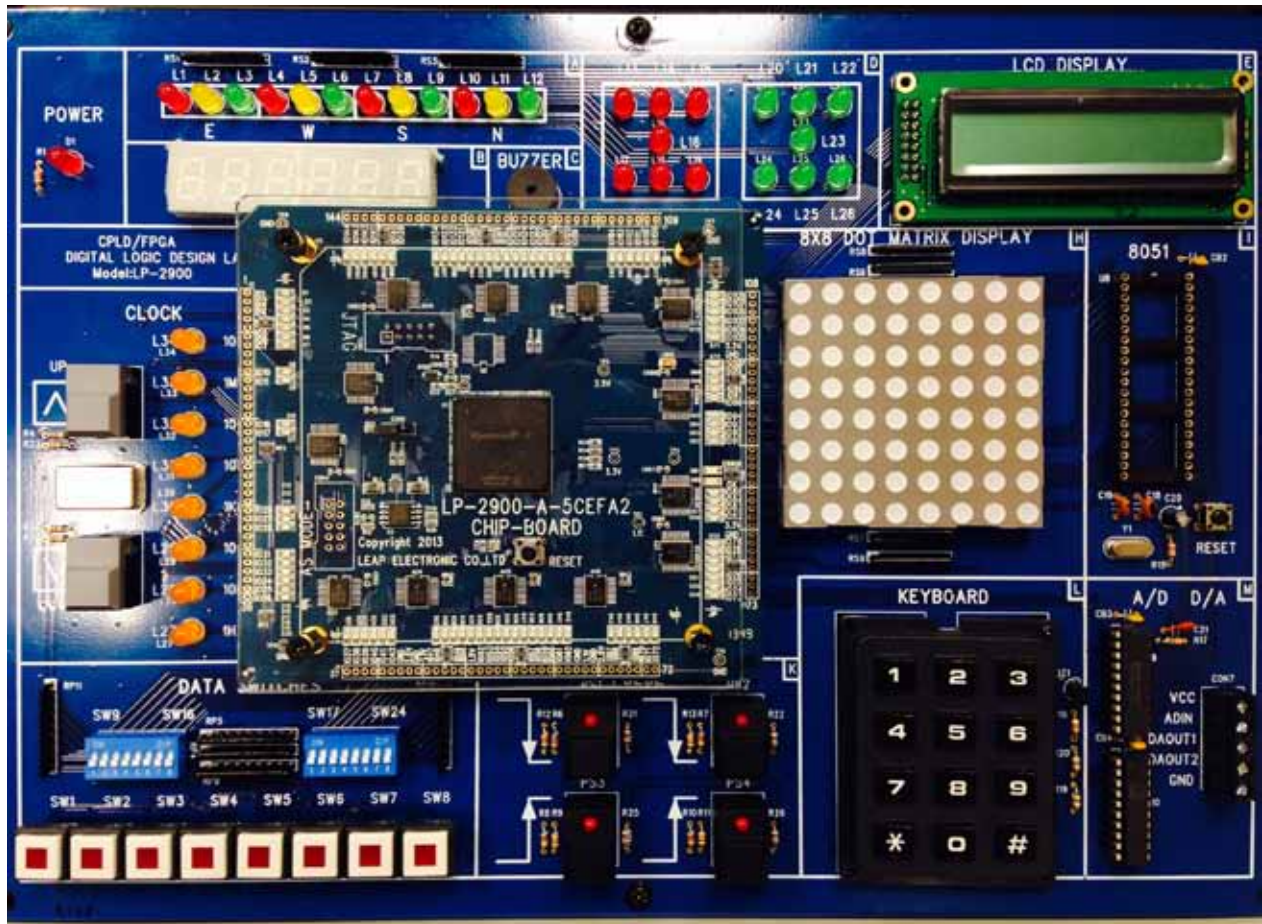
第一章 LP-2900 簡介 .....	4
第二章 Quartus II 的下載與安裝 .....	6
第三章 專案建立 .....	12
第四章 檔案燒錄 .....	24
第五章 LP-2900 之周邊腳位規劃 .....	26

## 第一章 LP-2900 簡介

LP-2900 是力浦電子所生產的 FPGA 實驗平台，具有可更換的 FPGA 晶片板，支援各種不同廠牌，不同型號的 FPGA。本手冊所著敘述的內容是 LP-2900 搭配使用 Altera Cyclone VE 的晶片板，FPGA 型號為 5CEFA2F23C8，此晶片有 25,000 logic gates 可供使用，晶片板中有規劃之 I/O 腳位都有邏輯狀態燈可提供監視 I/O 狀態。在 LP-2900 平台上有完整的實驗週邊，其中使用 10MHz 的系統頻率，提供輸入的介面有帶燈按鍵、指撥開關、彈跳按鍵、3×4 鍵盤，提供輸出的介面有紅黃綠 LED 燈、6 位數七段顯示器、蜂鳴器、電子骰子、文字型 LCD、8×8 點矩陣，另外還有 A/D 與 D/A 的實驗介面以及可與 8051 單晶片搭配做實驗。在 FPGA 程式下載部分，我們可以透過 USB Port 將 .sof 燒錄檔直接下載到 FPGA 中。

介面的部份使用 USB 介面，連接 PC 直接使用 ALTERA 的 Quartus II 軟體進行 FPGA 設計，合成及模擬之後，可以直接下載到 LP-2900 的 Cyclone VE 晶片內，使用 LP-2900 的週邊進行實體功能驗正。

## LP-2900 的周邊介紹



LP-2900 與晶片板外觀

- A：紅黃綠 LED
- B：共陰極七段顯示器
- C：蜂鳴器 (BUZZER)
- D：電子骰子
- E：液晶顯示器 (LCD)
- F：時脈電路 (CLOCK)
- H：8X8 點矩陣 LED 顯示器
- I：8051 單晶片
- J：資料開關 (DATA SWITCHES)
- K：脈波按鍵 (PULSE)
- L：鍵盤 (KEYBOARD)
- M：A/D、D/A

## 第二章 Quartus II 的下載與安裝

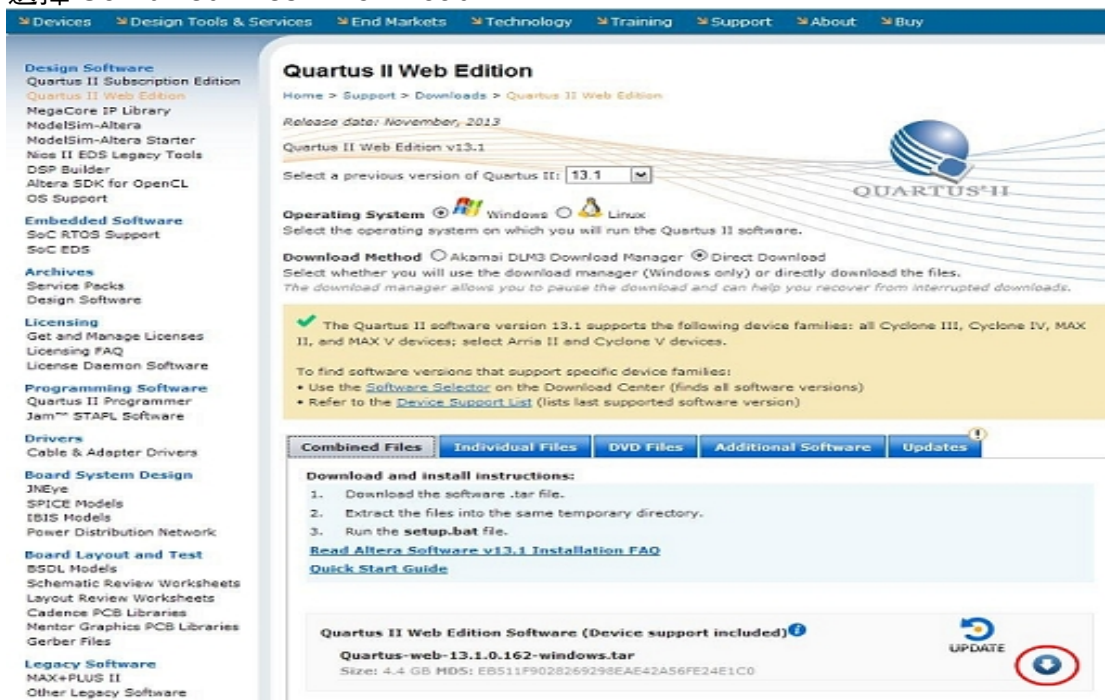
至 ALTERA 之官方網站首頁點選 **Support**→**Downloads**。  
(注意：下載位置有可能會隨 Altera 官方網站調整而有所變動)



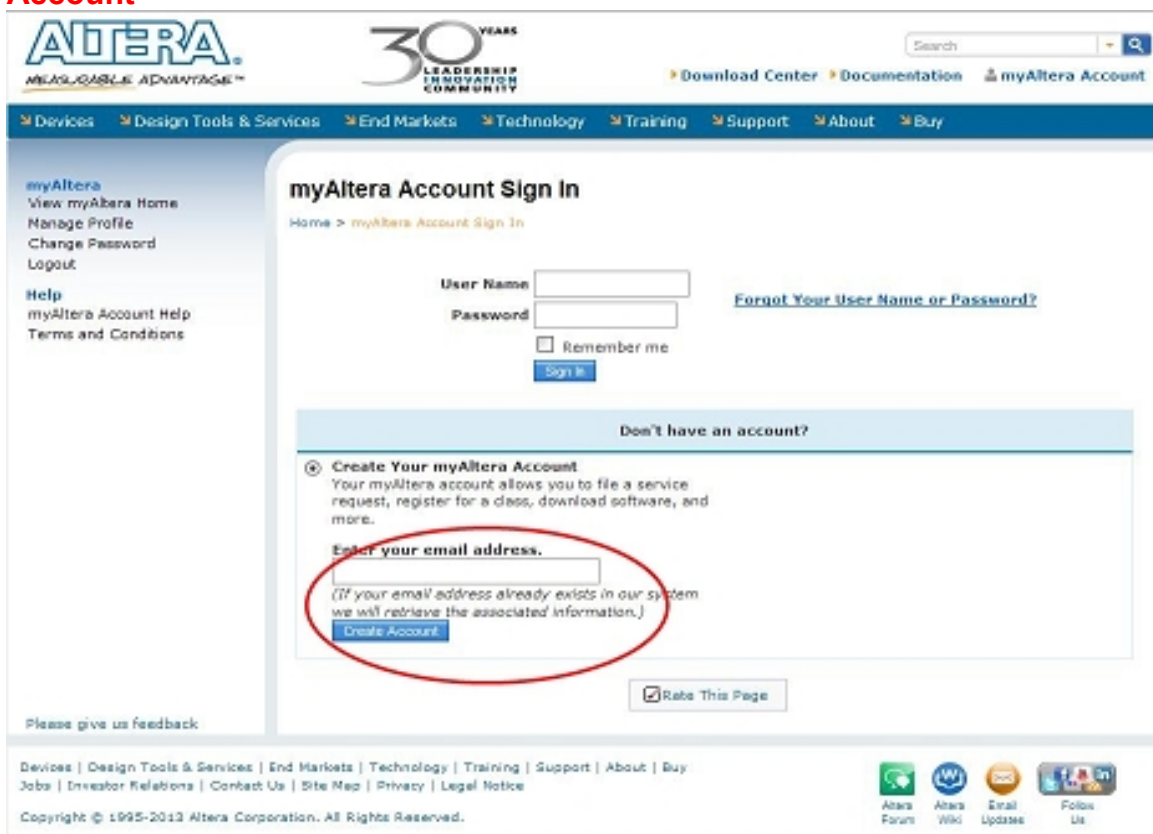
選擇 Quartus II Web Edition→Download。



選擇 Combined Files→Download。



建立使用者帳號，初次使用的使用者在輸入正確的電子郵件信箱之後，會產生一個要求輸入使用者基本資訊的帳號註冊視窗，再依要求逐項輸入欄位資料(有星號標示的欄位必填)，並自行建立使用者名稱 **Create User Name** 和密碼 **Create Password** 之後，按下 **Create Account**。



輸入個人資料。

The screenshot shows the 'myAltera Account Registration' page. At the top, there is the Altera logo and a search bar. Below the logo is a navigation menu with links for Devices, Design Tools & Services, End Markets, Technology, Training, Support, About, and Buy. The main content area is titled 'myAltera Account Registration' and includes a breadcrumb trail: Home > Support > mySupport > myAltera Account Registration. The registration form is titled 'Create Your myAltera Account' and contains the following fields and options:

- (Note: Data must be entered in English)**
- First Name:
- Last Name:
- Company Name:
- Address:
- Address (Line 2):
- City:
- Country:
- State / Province (Outside of USA):
- Zip / Postal Code:
- Email Address:  (Edit Email)
- Telephone Number:
- Company Size:
- Language Preference:
- My primary job function is:
- My preferred distributor is:
- Time to Solution Development**
  - 0 to 3 months
  - 4 to 6 months
  - Greater than 7 months
- For what end applications do you design? (check all that apply)**

建立資料完成，開始下載 Quartus II Web Edition。

The screenshot shows the 'Your myAltera Account has been Created' confirmation page. At the top, there is the Altera logo and a search bar. Below the logo is a navigation menu with links for Devices, Design Tools & Services, End Markets, Technology, Training, Support, About, and Buy. The main content area is titled 'Your myAltera Account has been Created' and includes a breadcrumb trail: Home > Support > mySupport > Your myAltera Account has been Created. The page contains the following text and elements:

- Thank you for registering with Altera! You now have a myAltera account. We are sending you a confirmation email for your reference.
- You can use this account to register for classes, download software, file a service request and much more.
- 
- Rate This Page
- Please give us feedback

At the bottom of the page, there is a footer with the following text and icons:

Devices | Design Tools & Services | End Markets | Technology | Training | Support | About | Buy  
Jobs | Investor Relations | Contact Us | Site Map | Privacy | Legal Notice

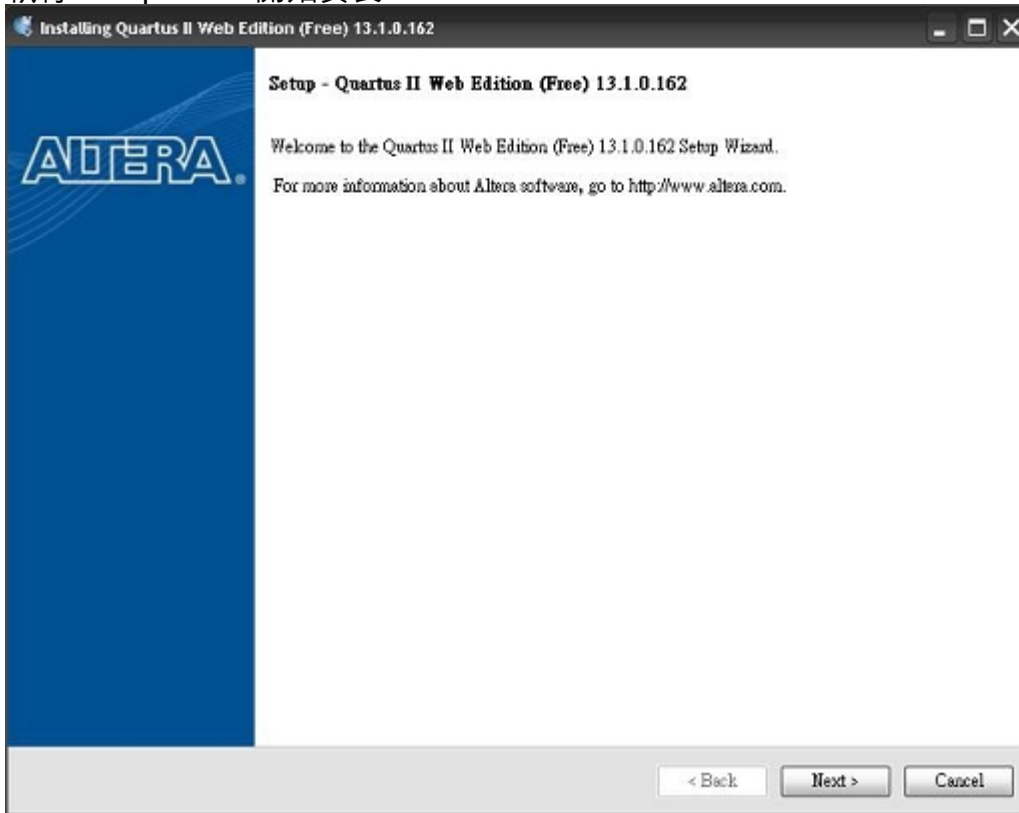
Copyright © 1995-2013 Altera Corporation. All Rights Reserved.

Altera Forum | Altera Wiki | Email Updates | Follow Us

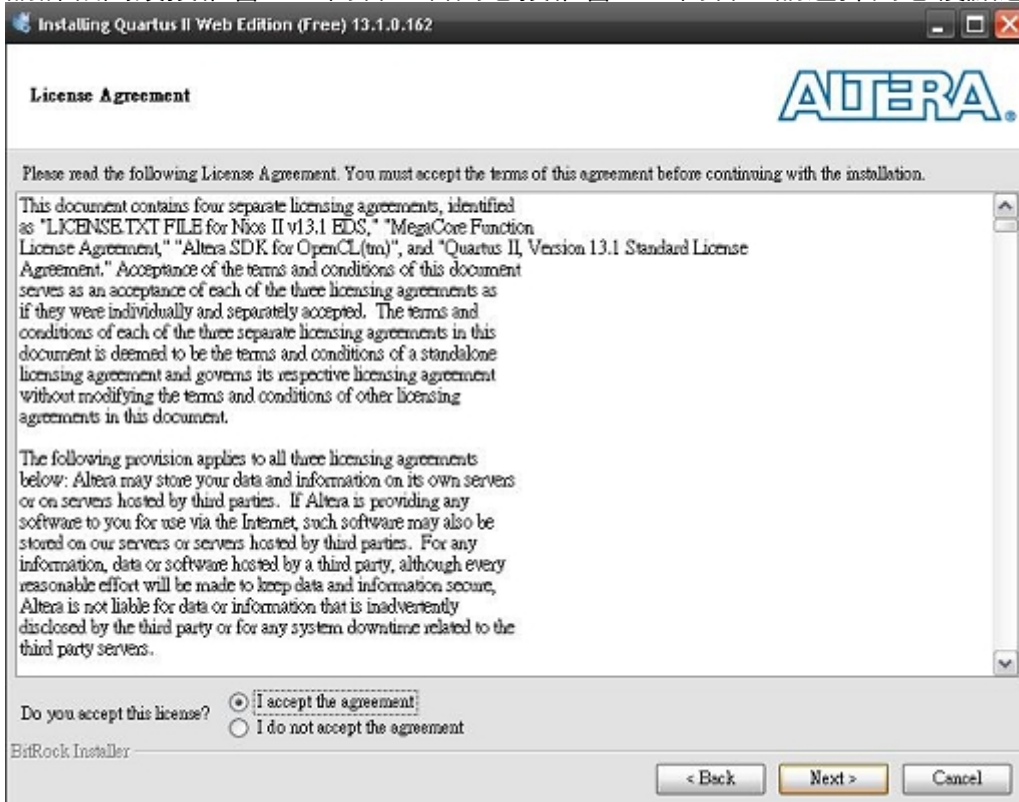


## 安裝 Quartus II 軟體

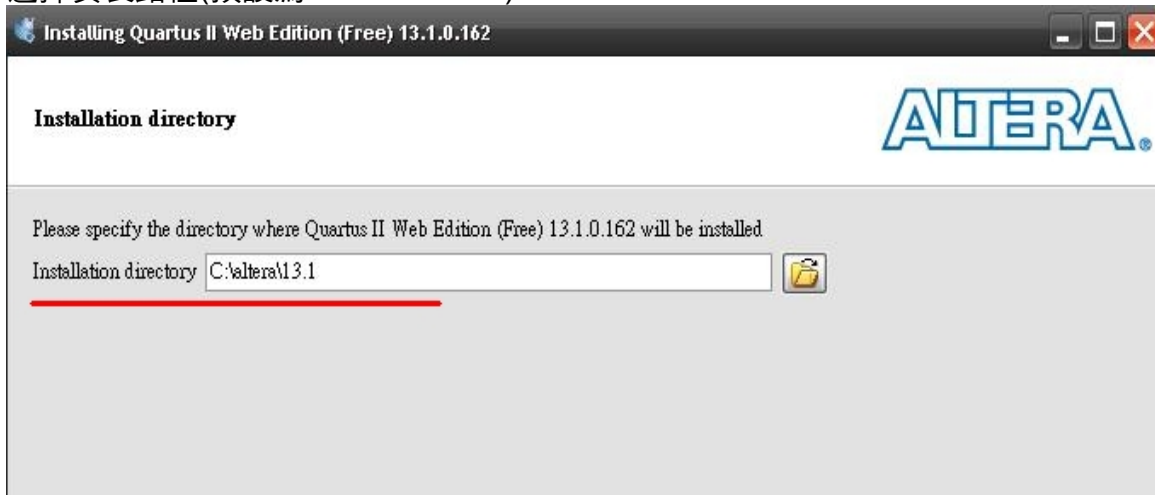
執行 Setup.bat ，開始安裝 Quartus II 。



請詳細閱讀授權書上之內容，若同意授權書上之內容，請選擇同意後點選 Next 。

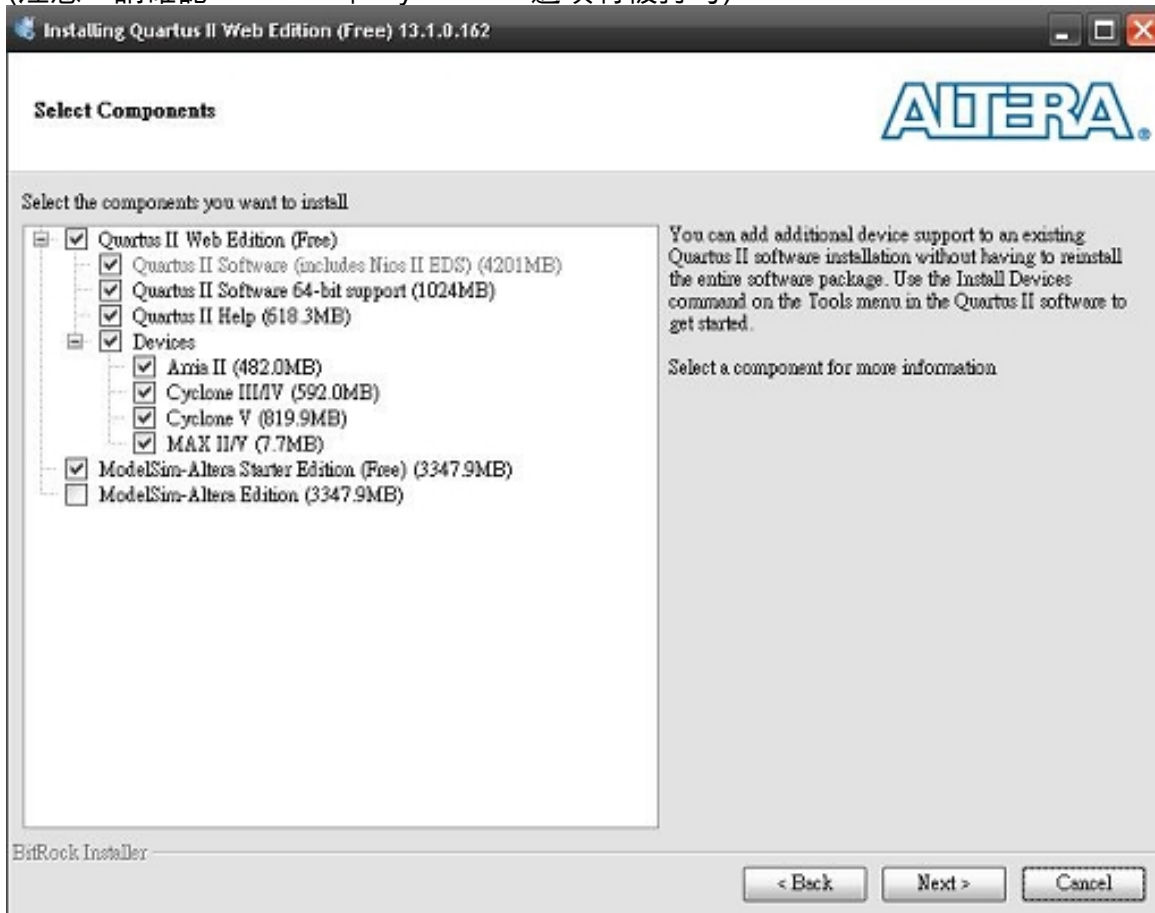


選擇安裝路徑(預設為 C:\altera\13.1)。



選擇安裝組件，下圖為預設。

(注意：請確認 Devices 中 Cyclone V 選項有被打勾)



開始執行安裝程式。



安裝結束。

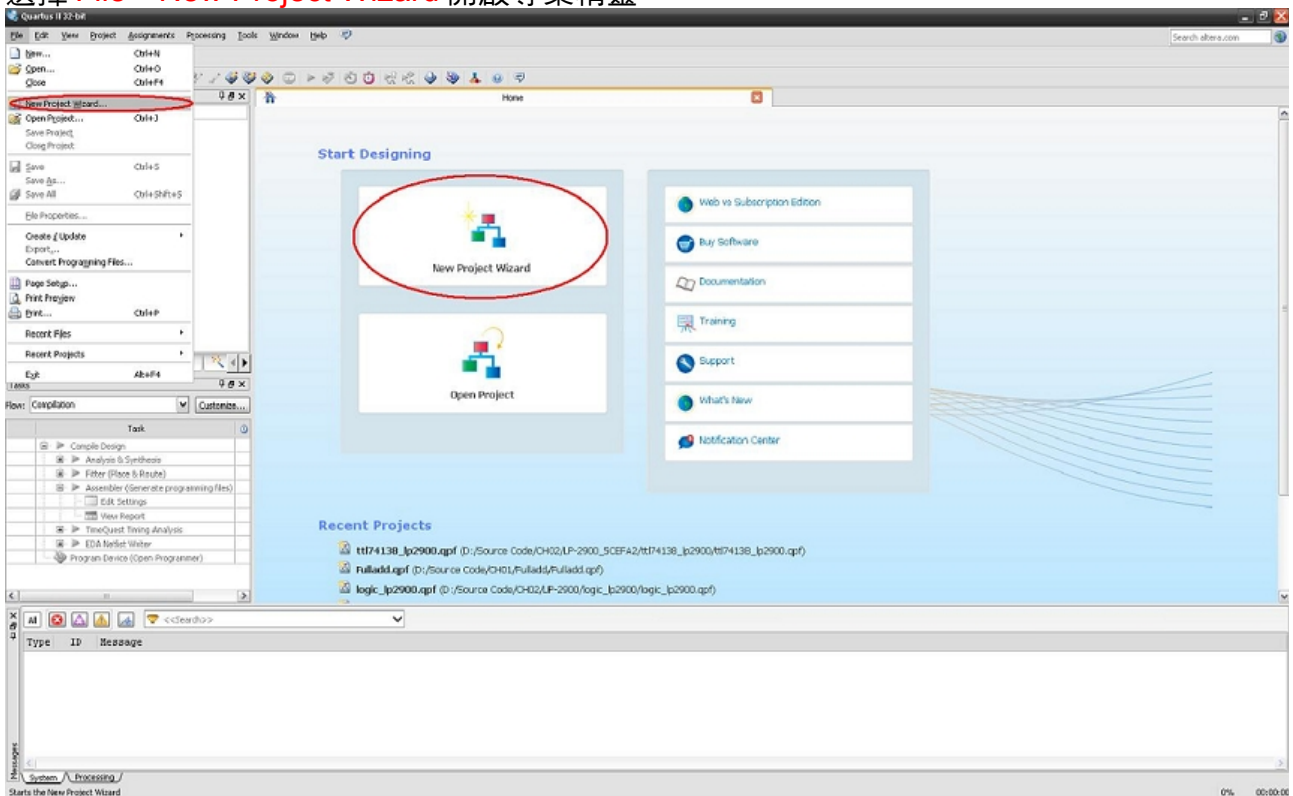
## 第三章 專案建立

### 專案設計 - 建立新專案

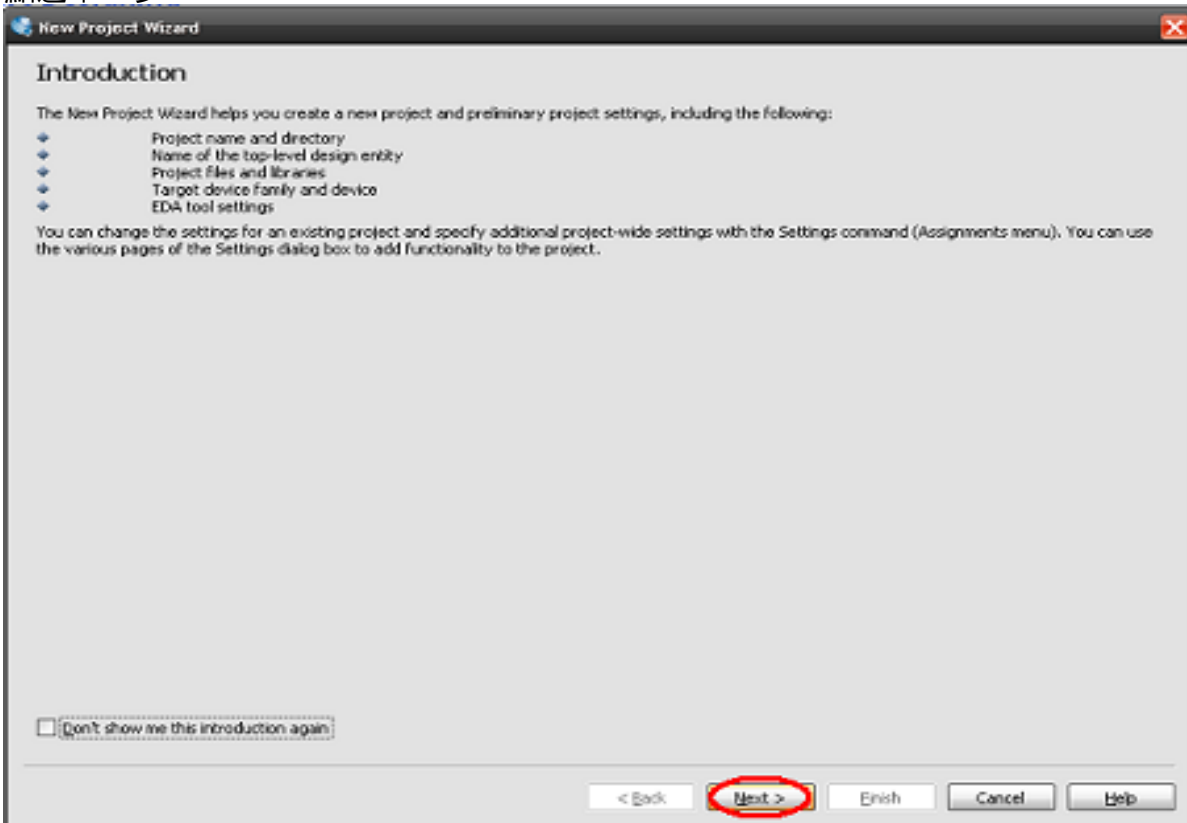
選擇程式→**Altera**→**Quartus II** (32 bit or 64 bit)。



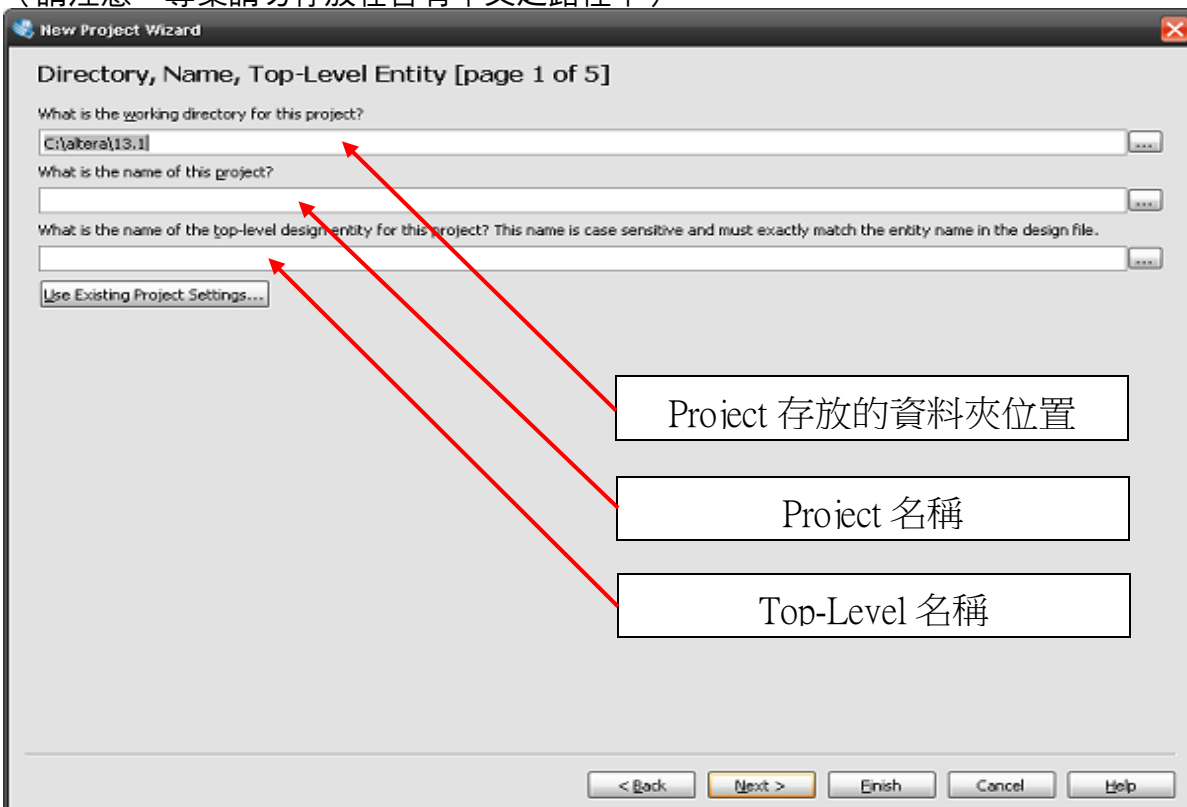
選擇 **File**→**New Project Wizard** 開啟專案精靈。



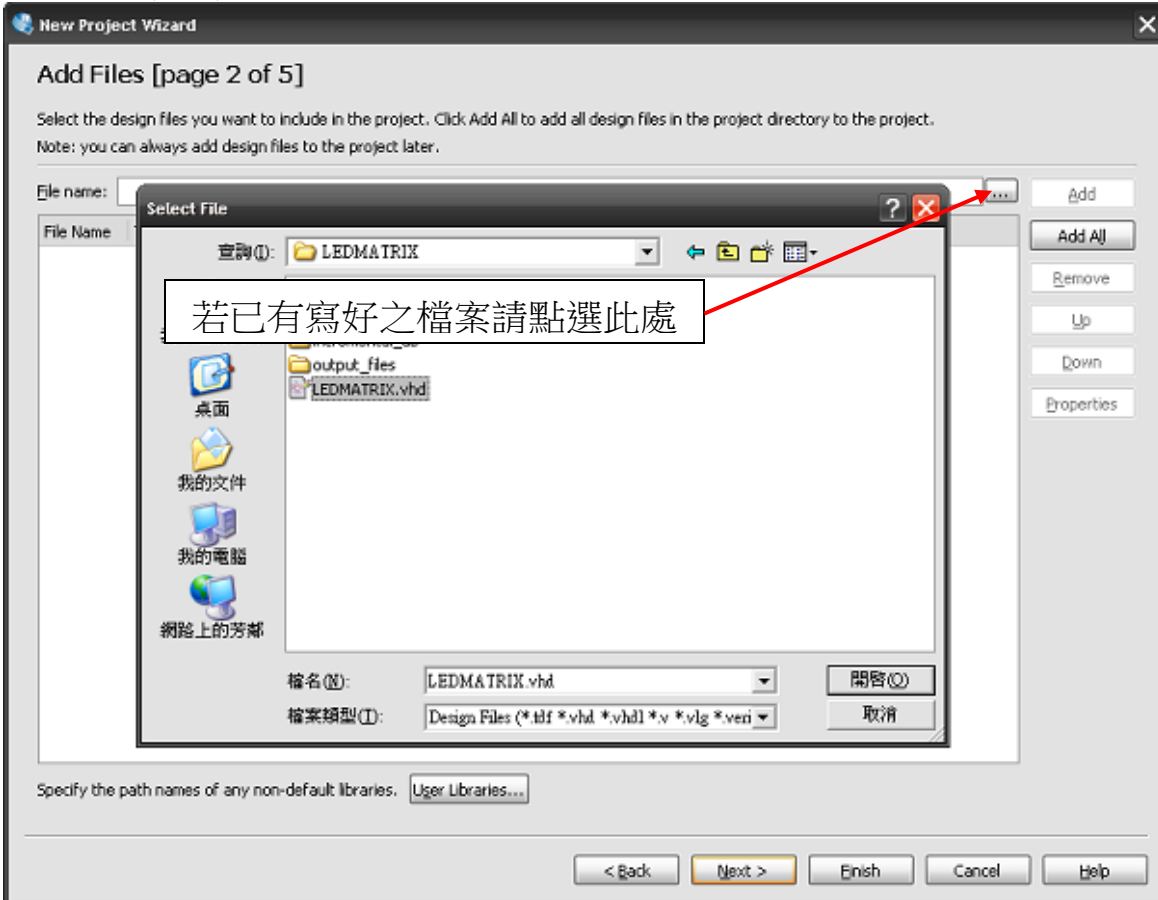
點選下一步。



設定專案儲存路徑與名稱，選擇專案工作目錄、指定專案之名稱及最上層電路設計單體名稱（請注意，專案請勿存放在含有中文之路徑下）。



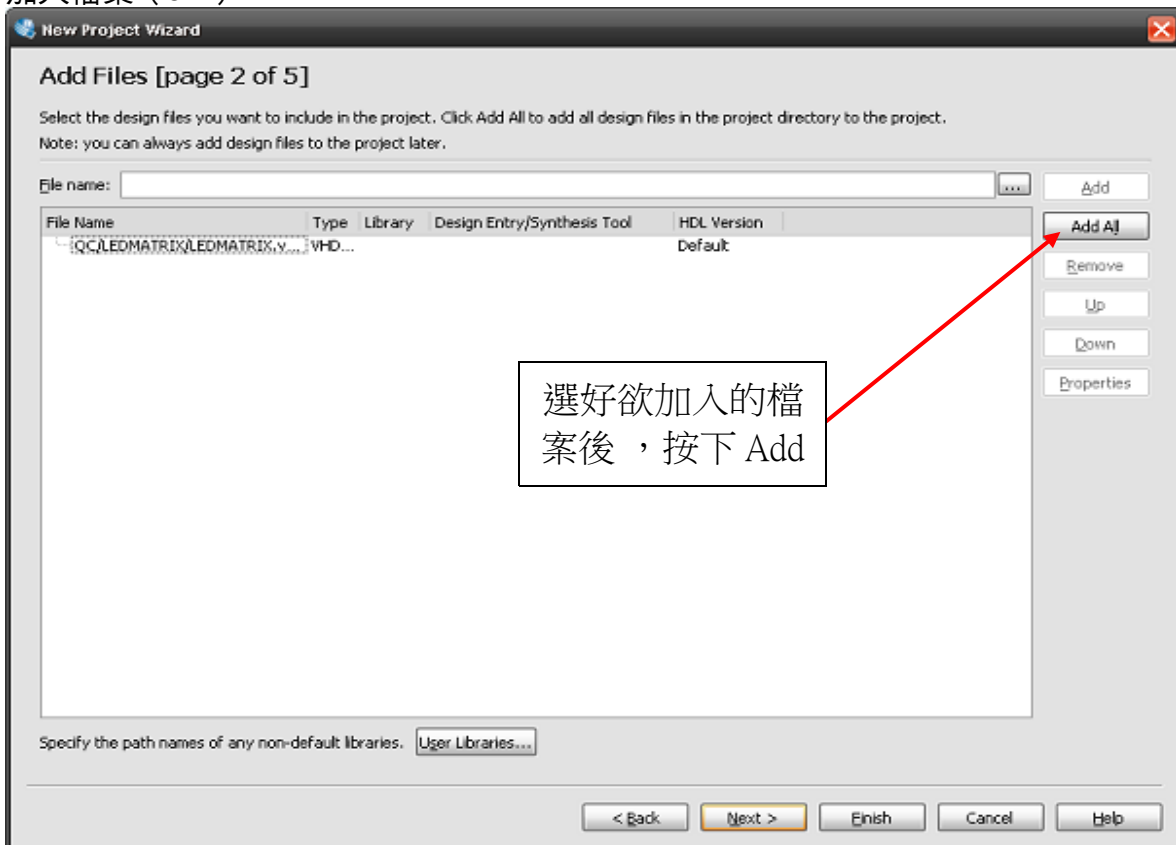
加入檔案 ( 1/4 ) 。



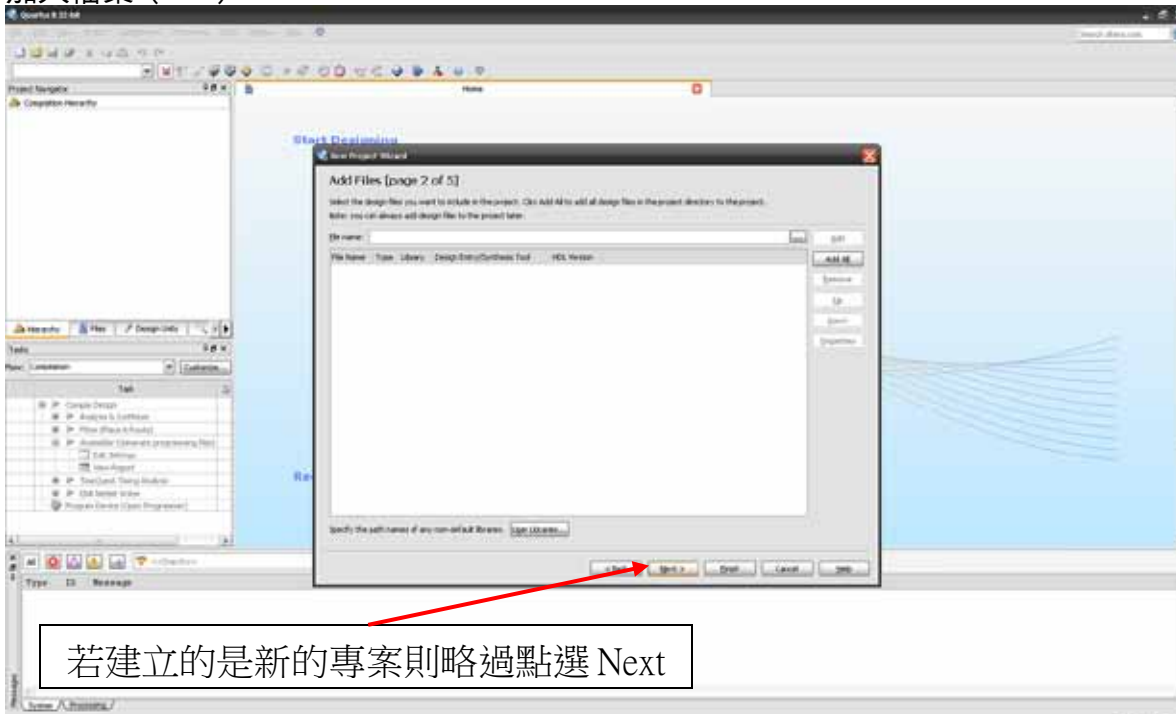
加入檔案 ( 2/4 ) 。



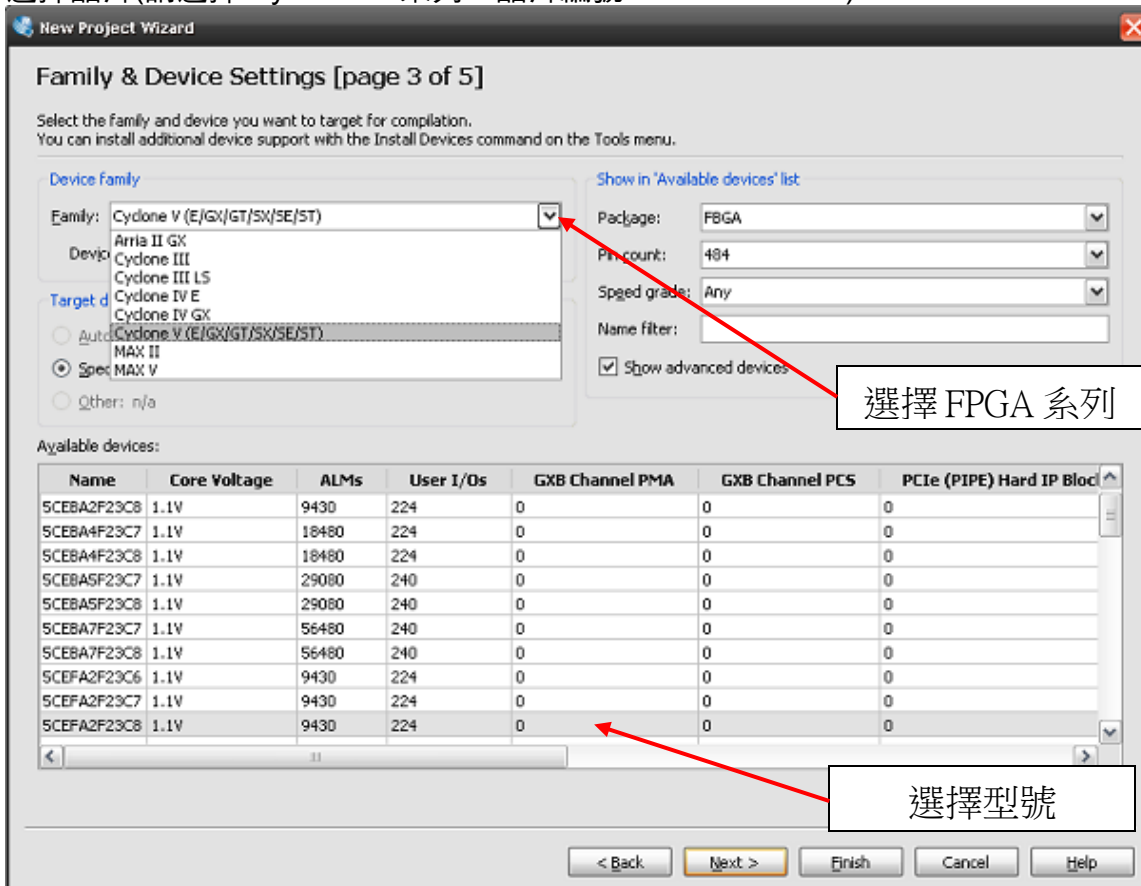
加入檔案 ( 3/4 ) 。



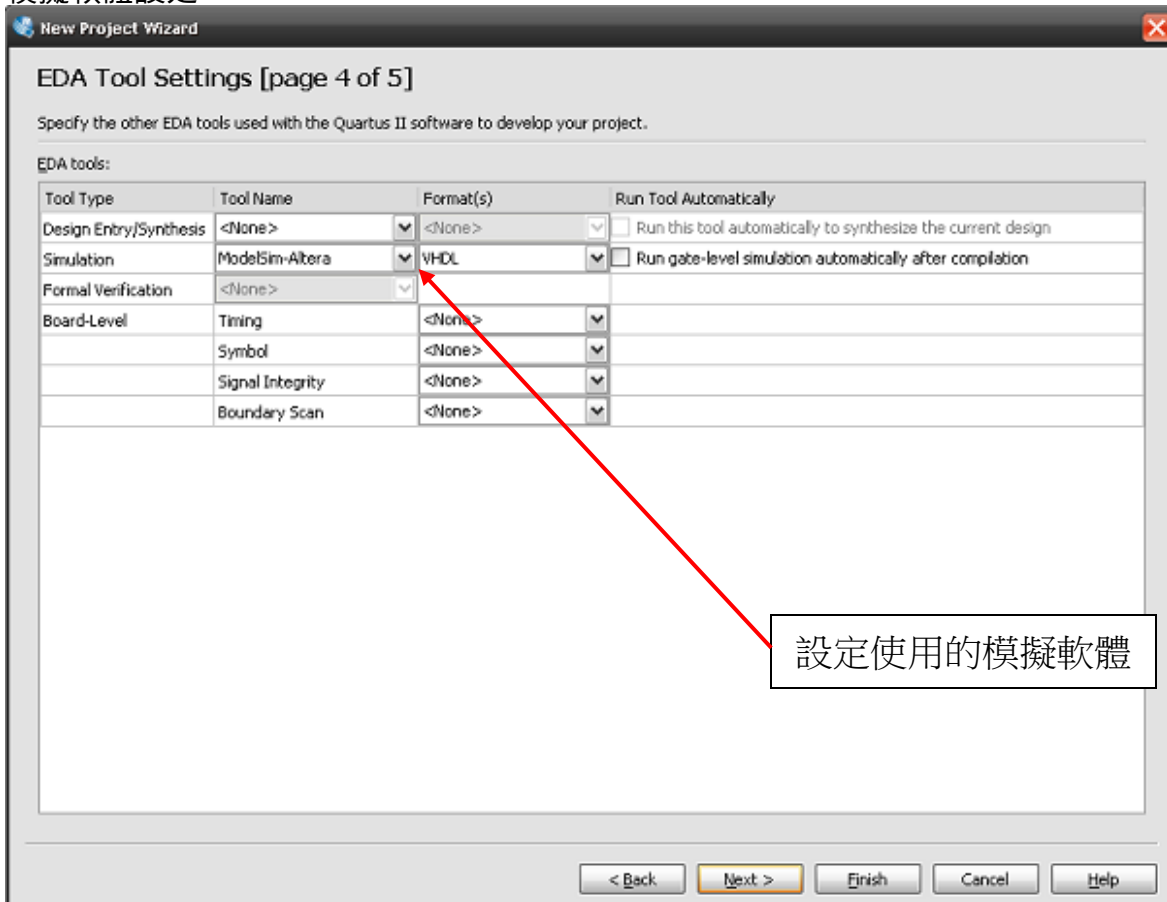
加入檔案 ( 1/4 ) 。



選擇晶片(請選擇 Cyclone V 系列，晶片編號 5CEFA2F23C8)。

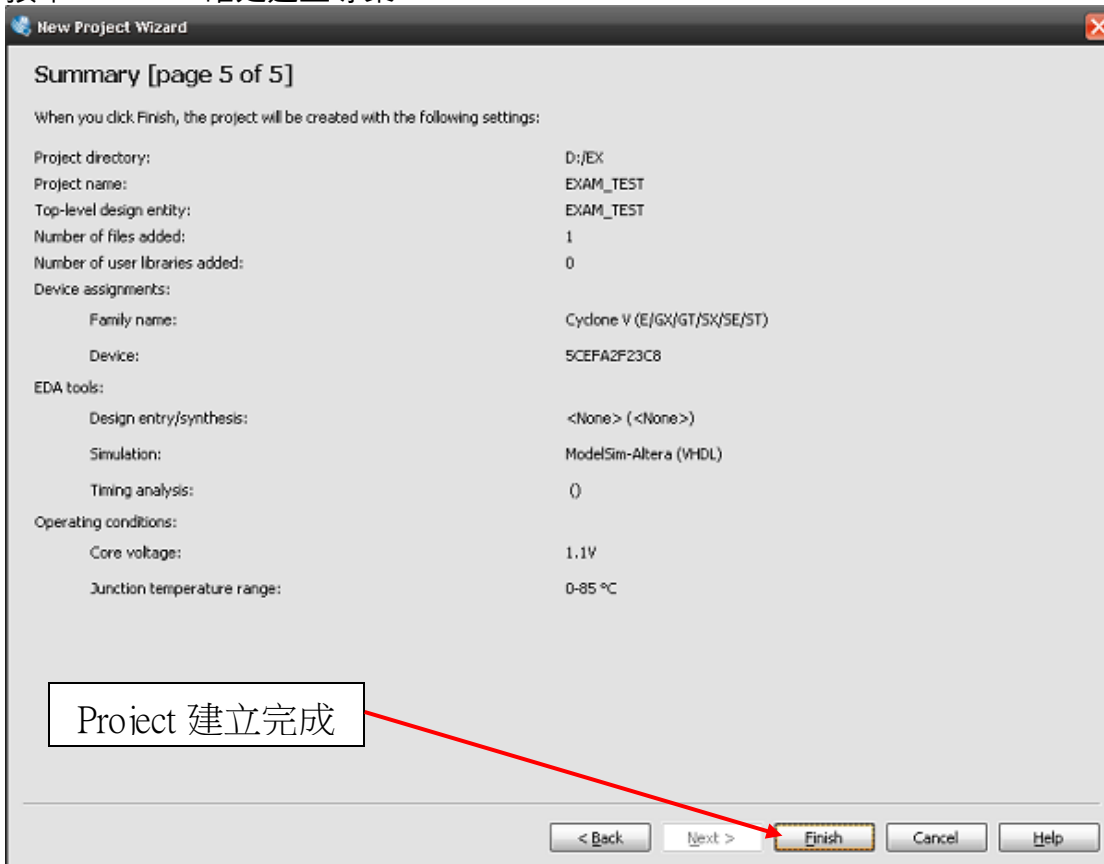


模擬軟體設定。

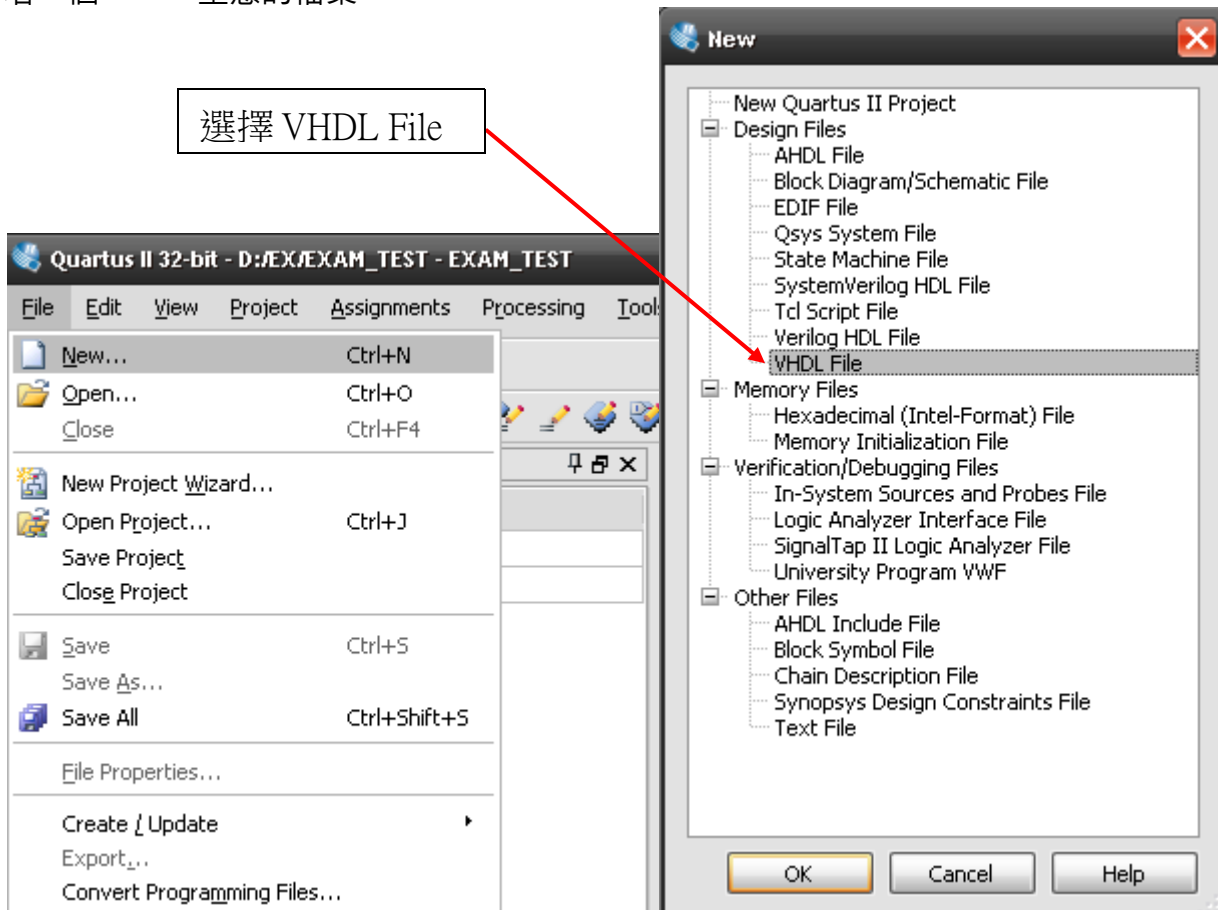




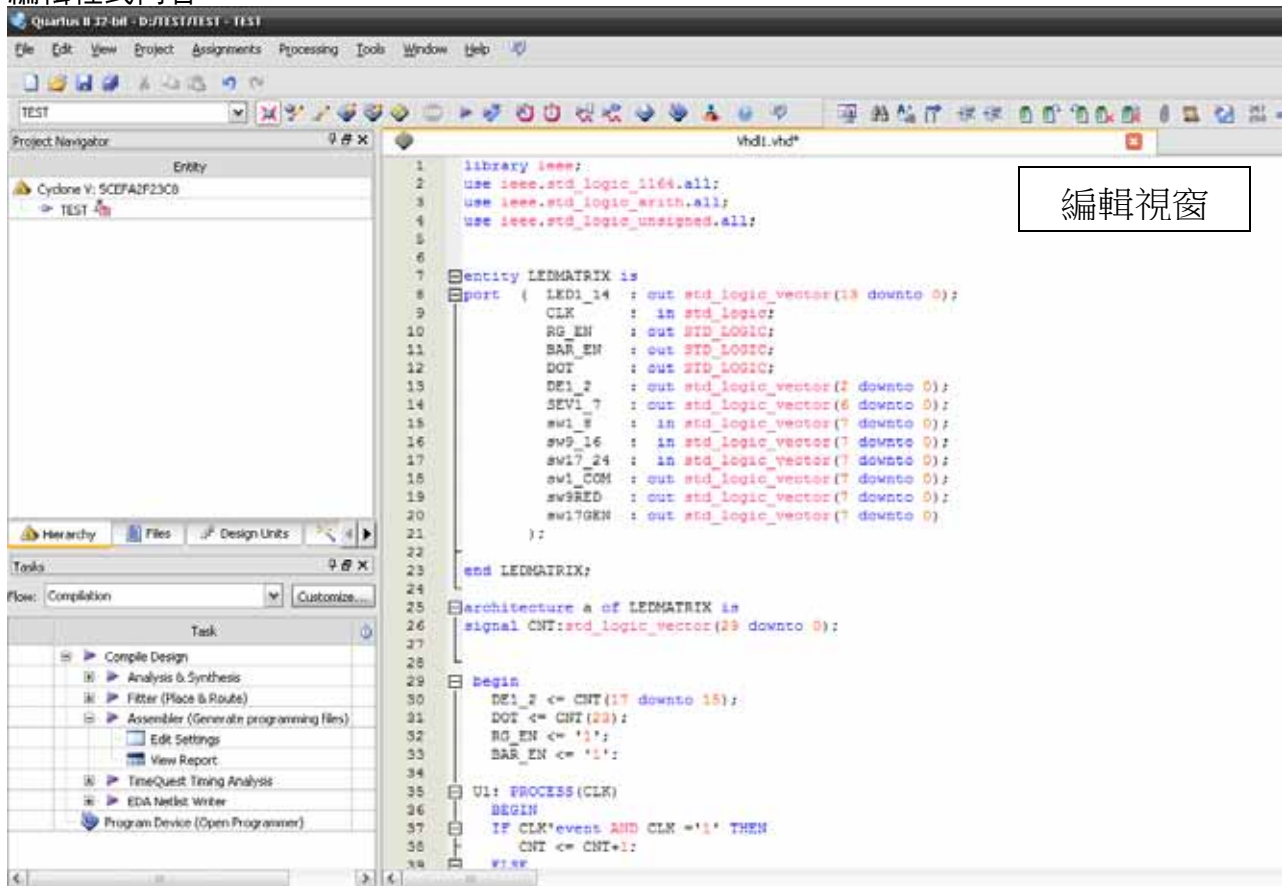
按下 Finish ，確定建立專案。



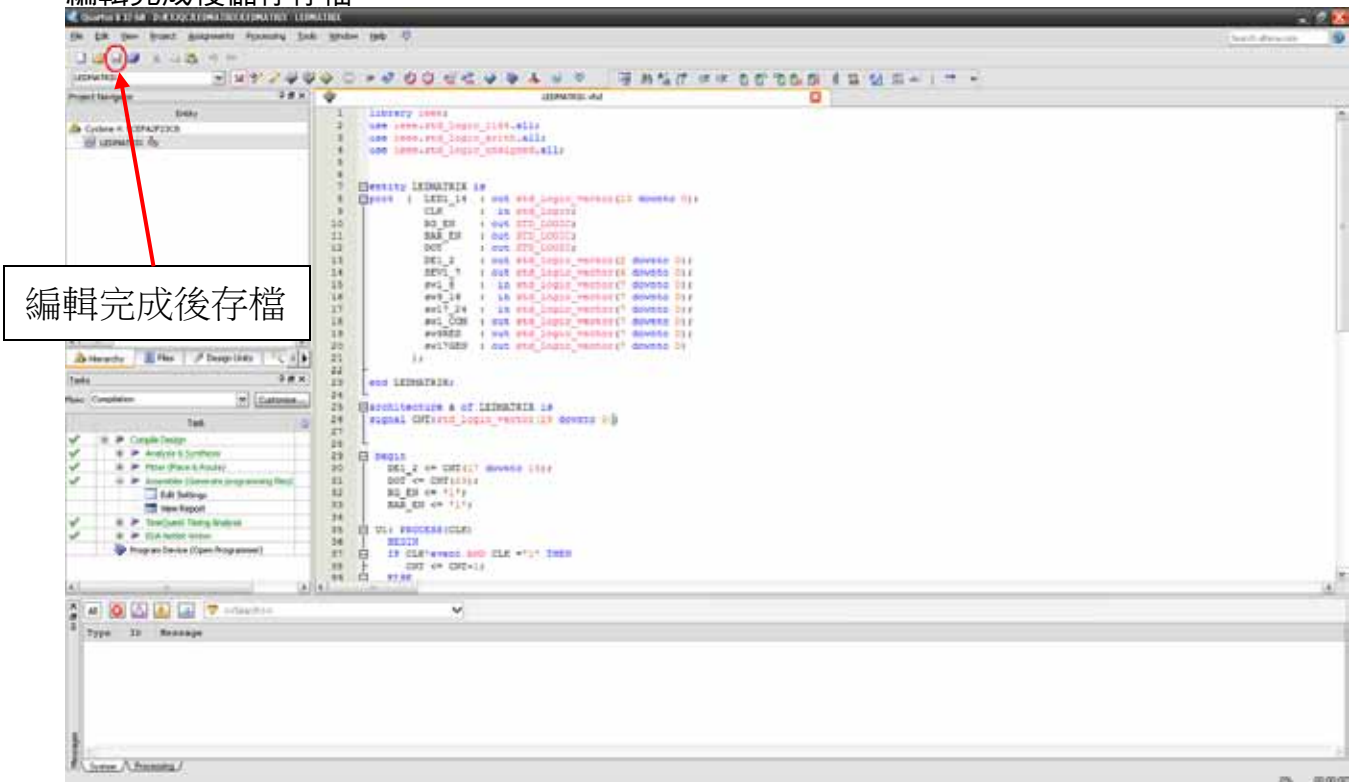
新增一個 VHDL 型態的檔案。



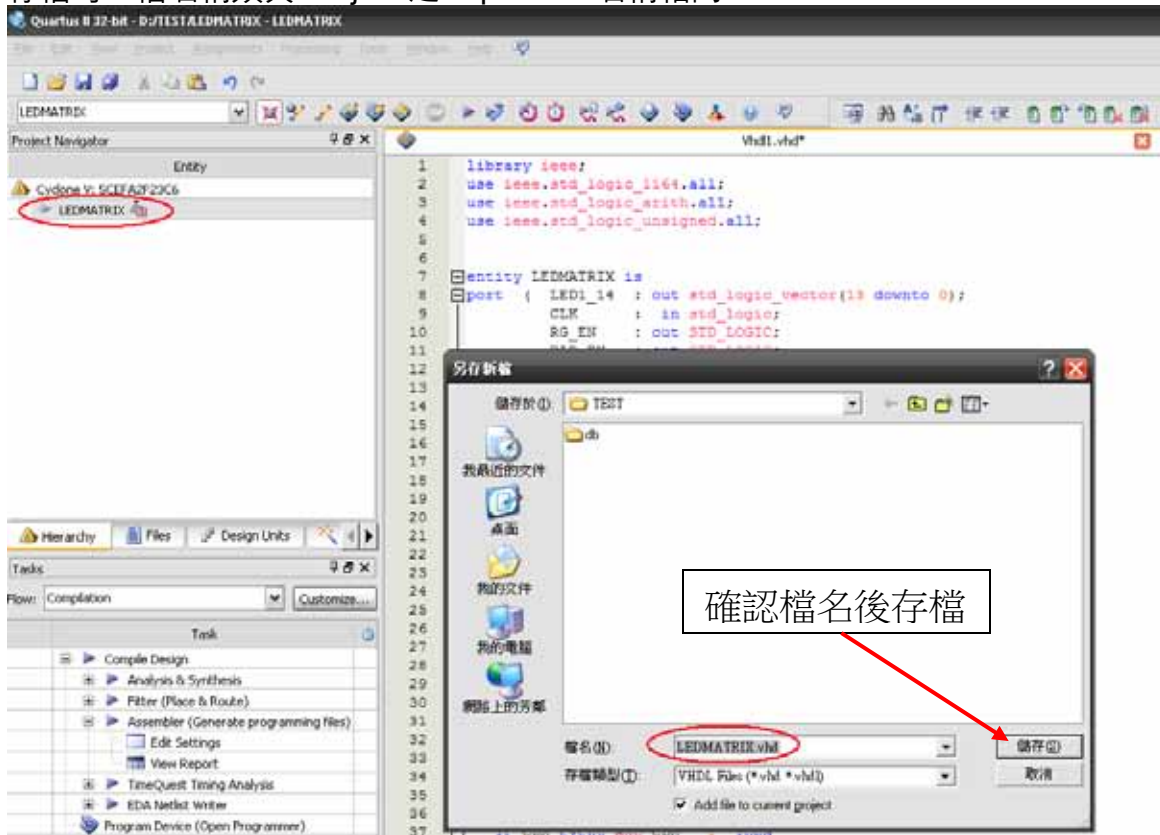
編輯程式內容。



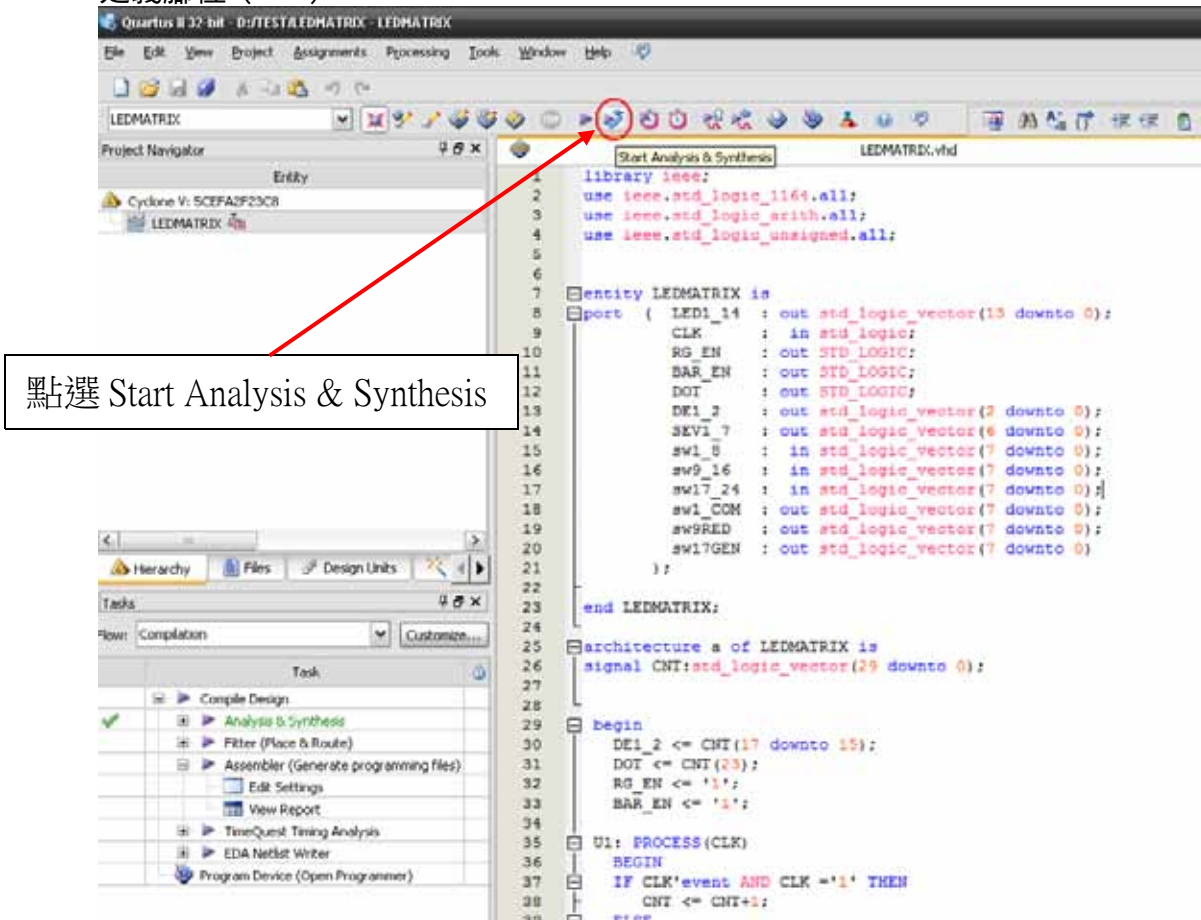
編輯完成後儲存存檔。



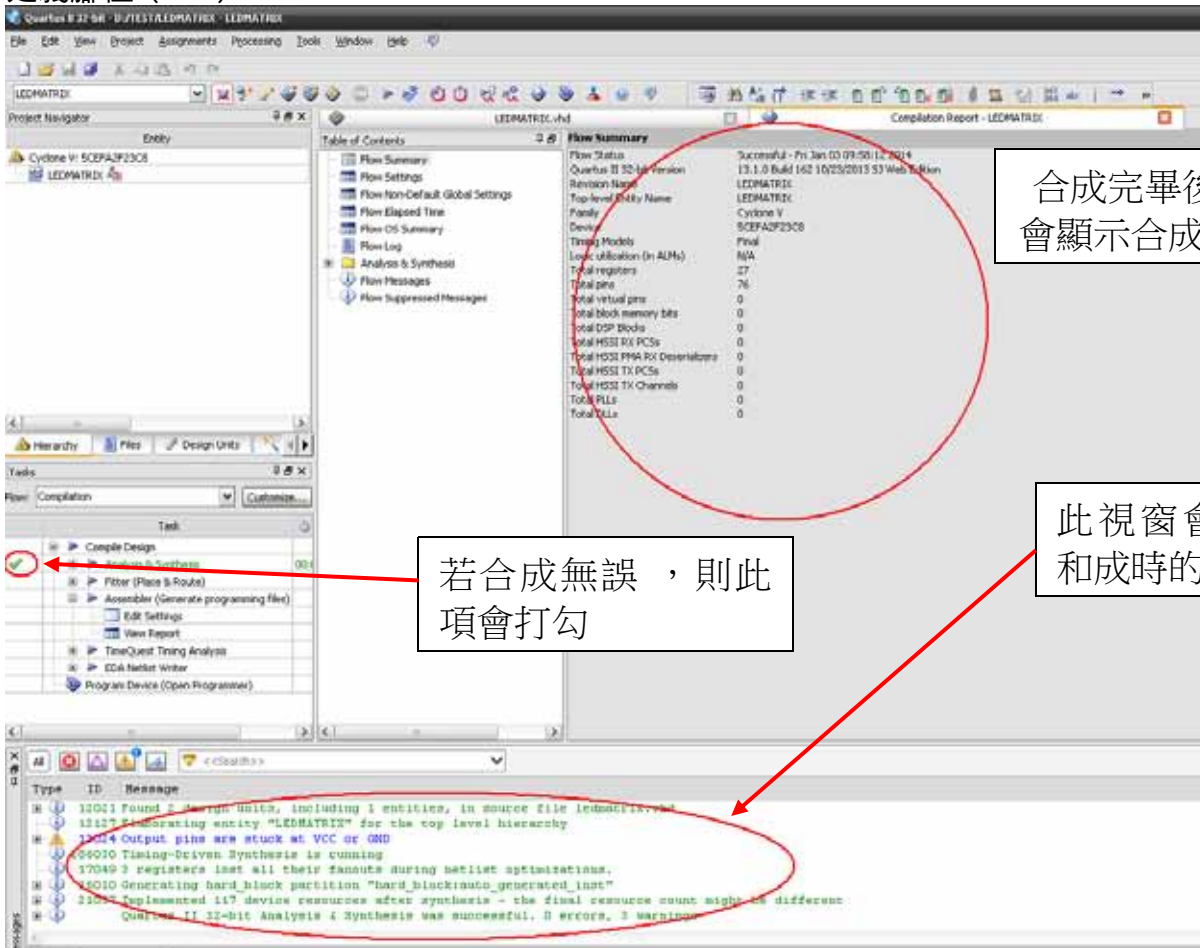
存檔時，檔名稱須與 Project 之 Top-Level 名稱相同。



定義腳位 (1/7)。



定義腳位 (2/7)。

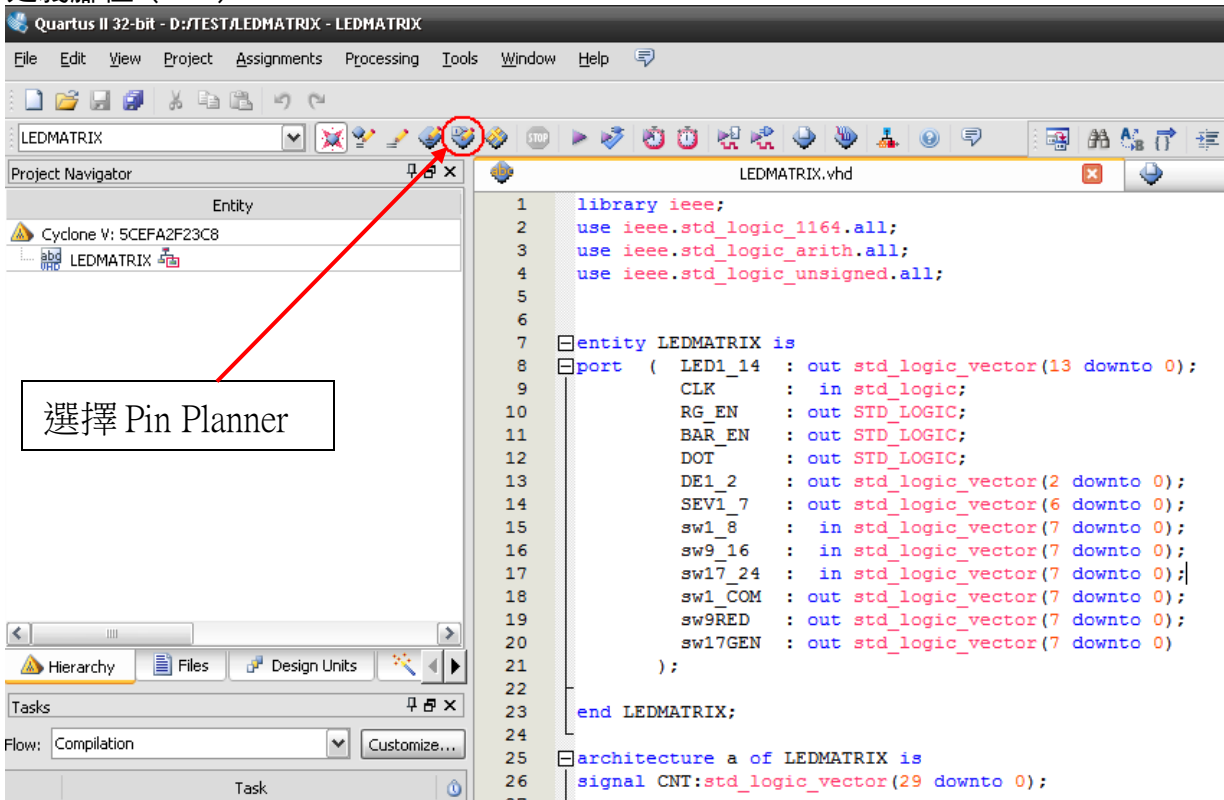


合成完畢後，此處會顯示合成相關訊息

若合成無誤，則此項會打勾

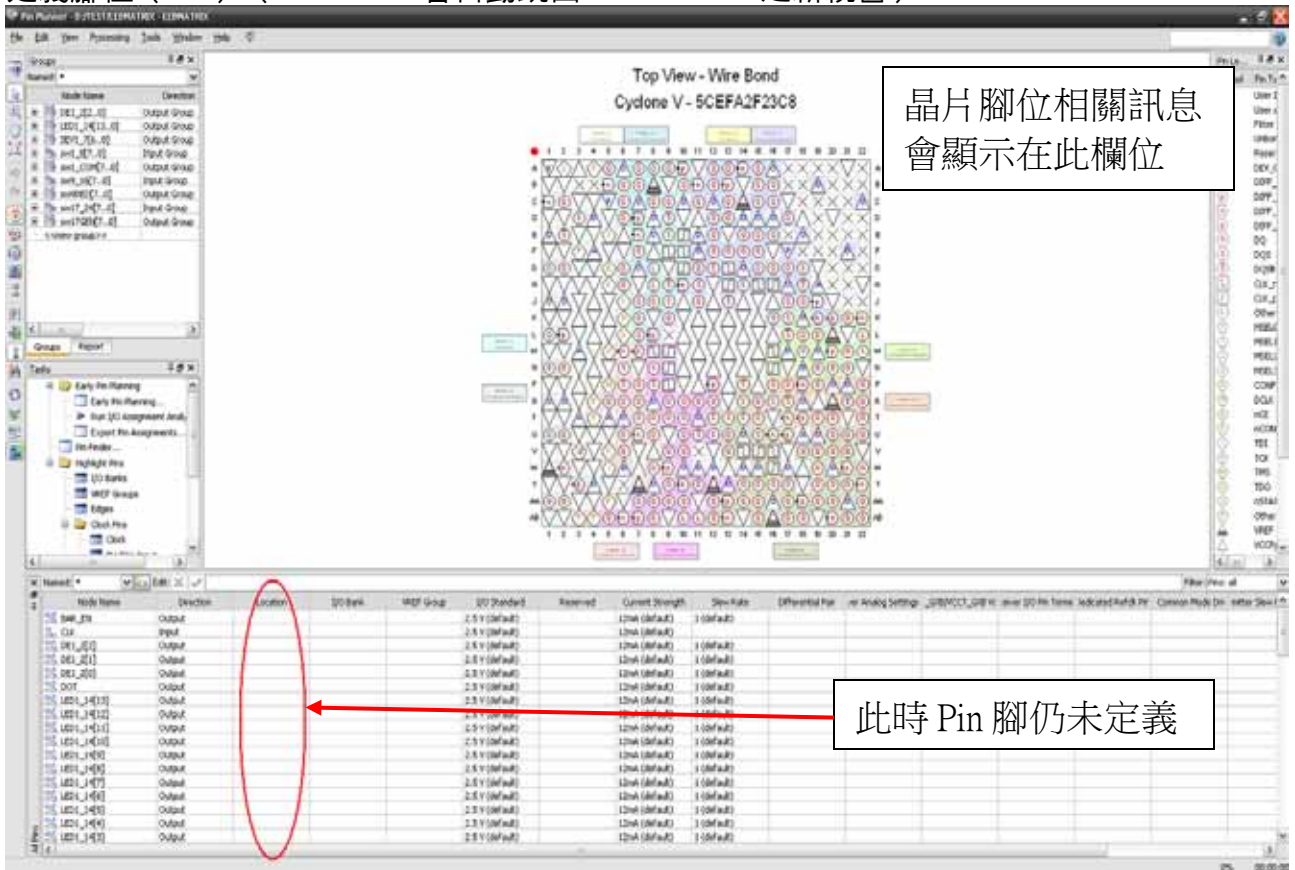
此視窗會顯示正在和成時的即時訊息

定義腳位 (3/7)。

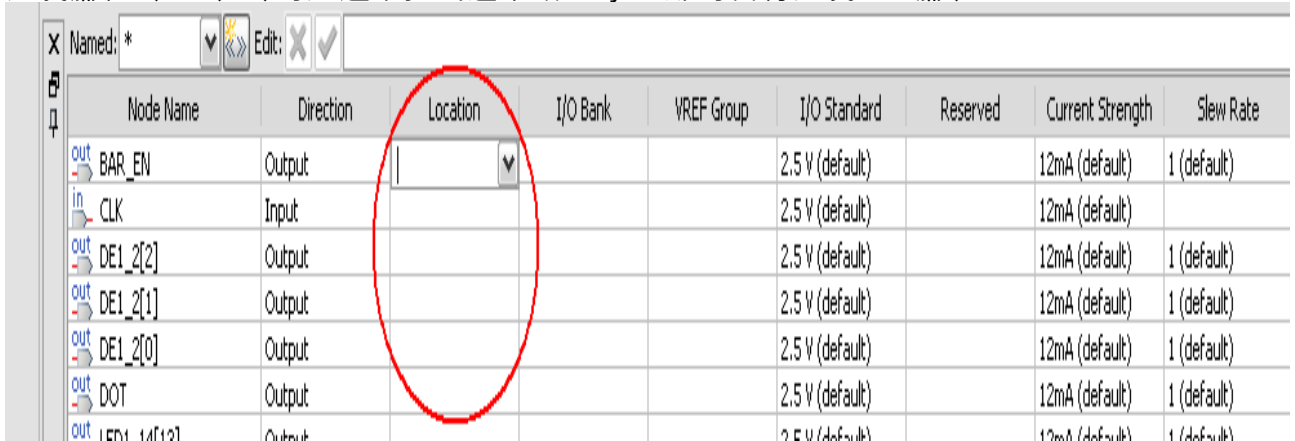


選擇 Pin Planner

定義腳位 (4/7) (Quartus II 會自動跳出 Pin Planner 之新視窗)。



定義腳位 (5/7) (可透過下拉式選單或 Key in 即可自行定義 Pin 腳)。



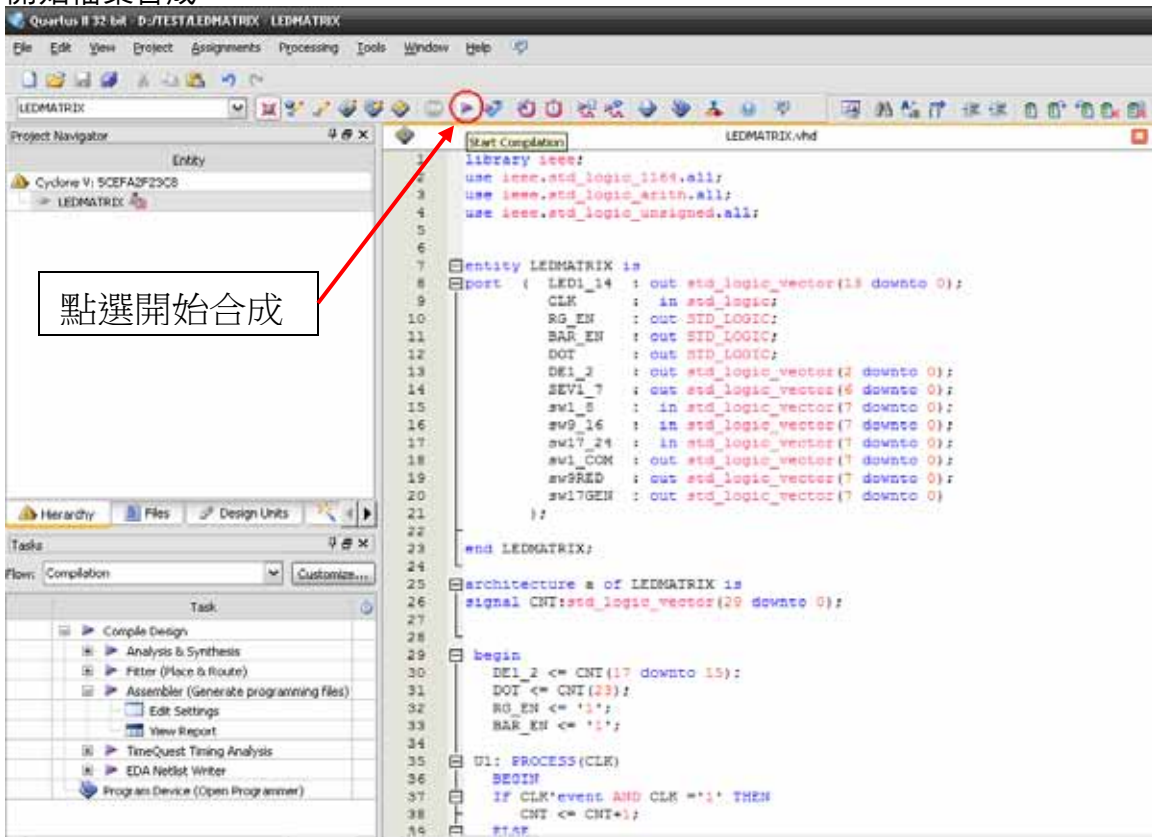
定義腳位 ( 6/7 ) 。

Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard	Reserved	Current Strength	Slew Rate	Dif
out BAR_EN	Output								
in CLK	Input	PIN_A13	IOBANK_7A	Column I/O	DIFFIO_TX_T14n, DIFFOUT_T14n, DQ2T				
out DE1_2[2]	Output	PIN_A14	IOBANK_7A	Column I/O	DIFFIO_TX_T8n, DIFFOUT_T8n				
out DE1_2[1]	Output	PIN_A15	IOBANK_7A	Column I/O	DIFFIO_TX_T8p, DIFFOUT_T8p, DQ1T				
out DE1_2[0]	Output	PIN_AA1	IOBANK_2A	Row I/O	DIFFIO_TX_L16n, DIFFOUT_L16n, DQ1L				
out DOT	Output	PIN_AA2	IOBANK_2A	Row I/O	DIFFIO_TX_L16p, DIFFOUT_L16p, DQ1L				
out LED1_14[13]	Output	PIN_AA7	IOBANK_3B	Column I/O	DIFFIO_TX_B12n, DIFFOUT_B12n, DQ2B				
out LED1_14[12]	Output	PIN_AA8	IOBANK_3B	Column I/O	DIFFIO_TX_B13n, DIFFOUT_B13n, DQ2B				
out LED1_14[11]	Output	PIN_AA9	IOBANK_3B	Column I/O	DIFFIO_TX_B16p, DIFFOUT_B16p, DQ2B				
out LED1_14[10]	Output	PIN_AA10	IOBANK_3B	Column I/O	DIFFIO_TX_B16n, DIFFOUT_B16n, DQ2B				
out LED1_14[9]	Output	PIN_AA12	IOBANK_3B	Column I/O	DIFFIO_TX_B24p, DIFFOUT_B24p, DQ2B				

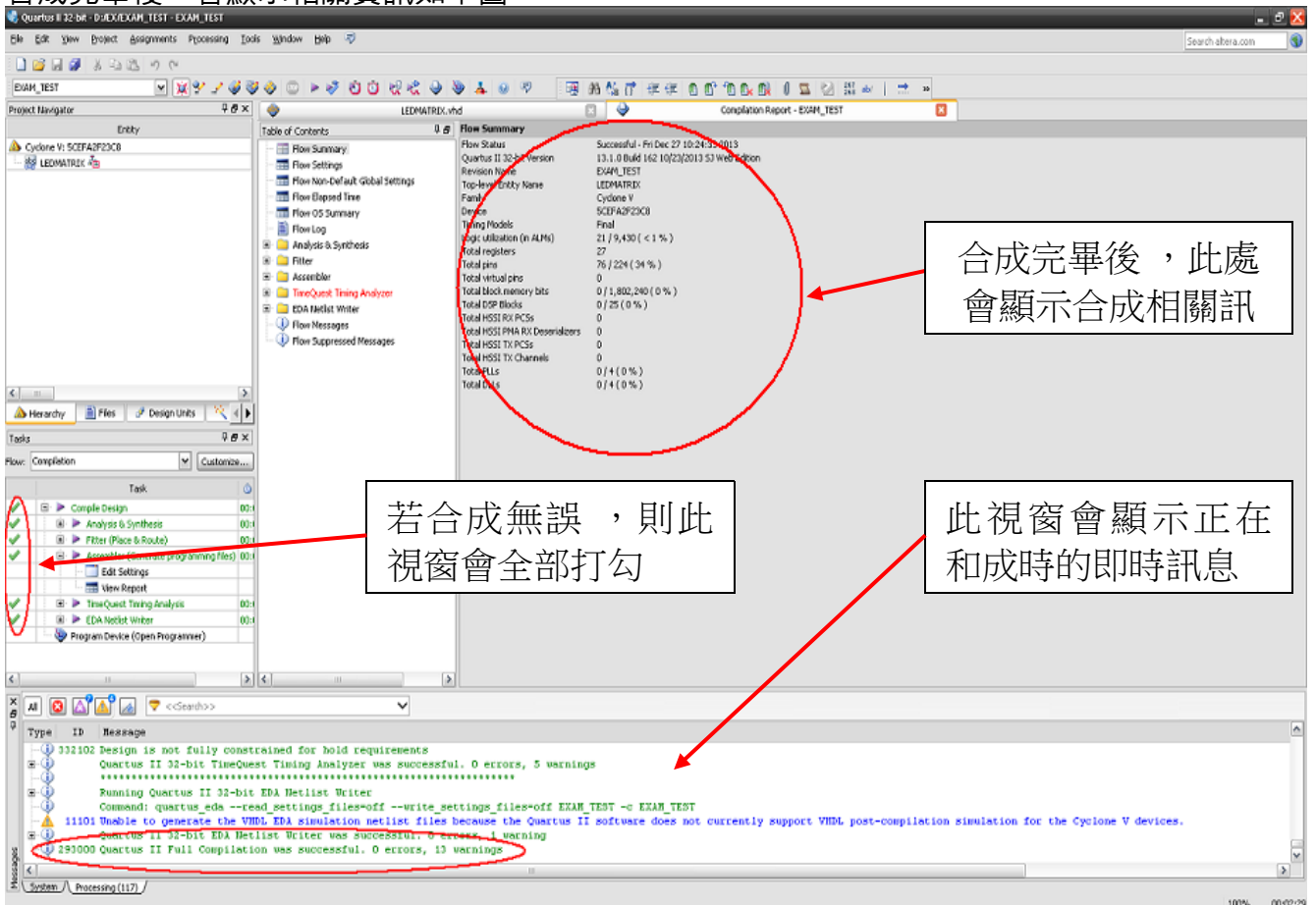
定義腳位 ( 7/7 ) ( 定義完成 ) 。

Node Name	Direction	Location	I/O Bank	VREF Group
out BAR_EN	Output	PIN_N21	5B	B5B_NO
in CLK	Input	PIN_W16	4A	B4A_NO
out DE1_2[2]	Output	PIN_AB10	3B	B3B_NO
out DE1_2[1]	Output	PIN_AB11	3B	B3B_NO
out DE1_2[0]	Output	PIN_AA12	3B	B3B_NO
out DOT	Output	PIN_AA8	3B	B3B_NO
out LED1_14[13]	Output	PIN_U1	2A	B2A_NO
out LED1_14[12]	Output	PIN_W2	2A	B2A_NO
out LED1_14[11]	Output	PIN_AA1	2A	B2A_NO
out LED1_14[10]	Output	PIN_AA2	2A	B2A_NO
out LED1_14[9]	Output	PIN_AA3	2A	B2A_NO

開始檔案合成。



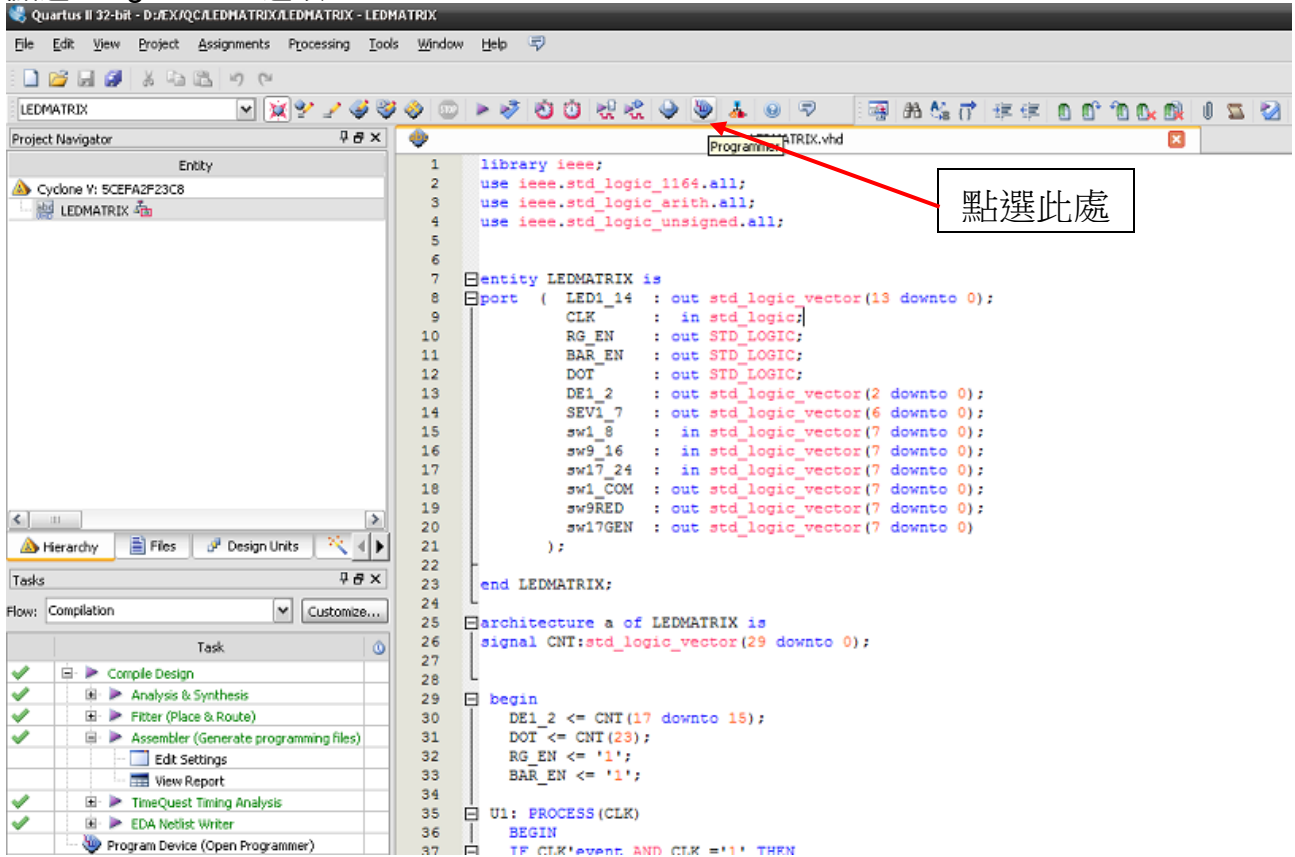
合成完畢後，會顯示相關資訊如下圖。



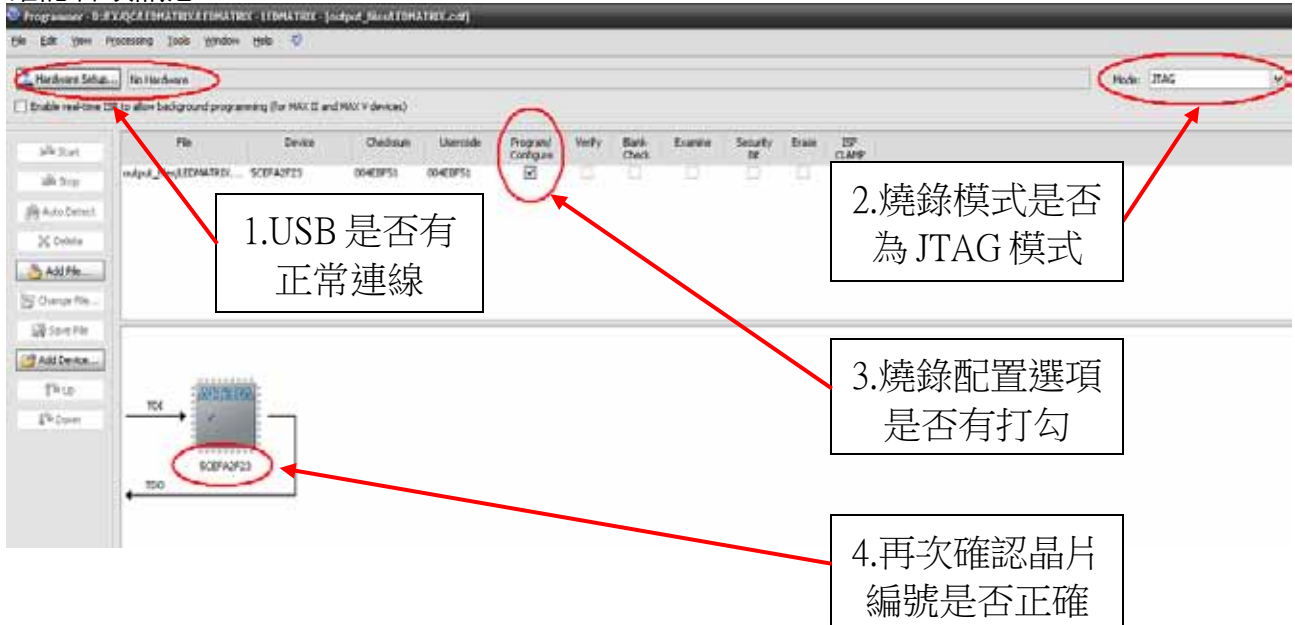
## 第四章 檔案燒錄

### 專案設計 - 檔案燒錄

點選 Programmer 選項。

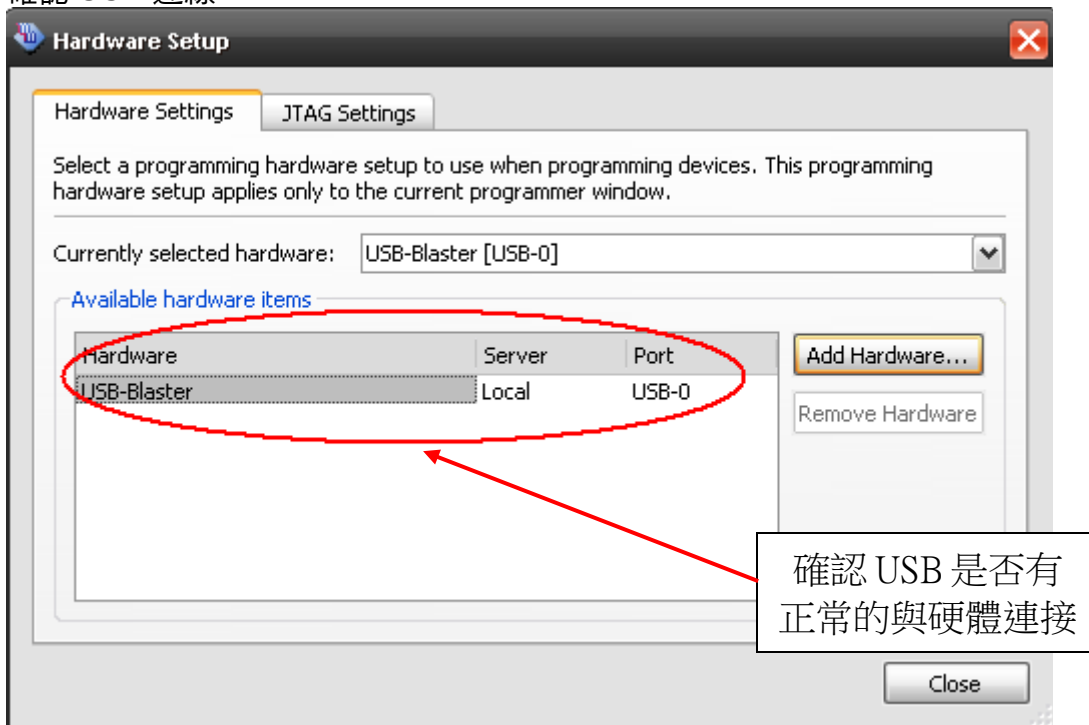


確認各項訊息。

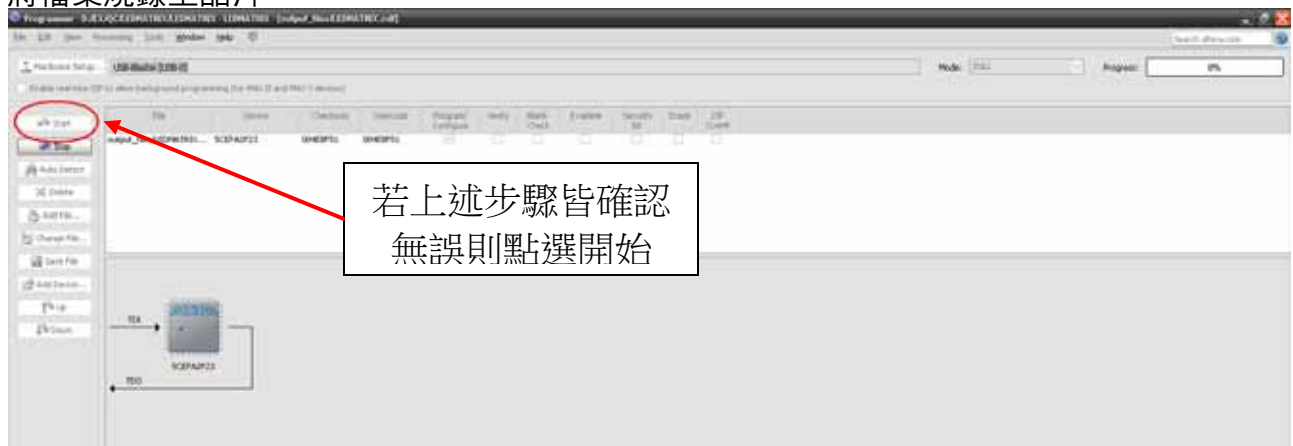




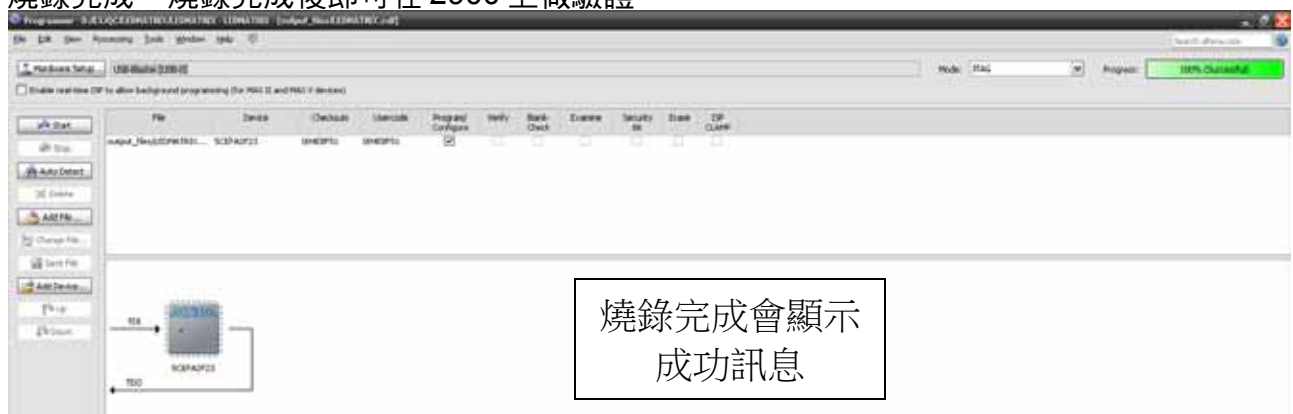
確認 USB 連線。



將檔案燒錄至晶片。



燒錄完成，燒錄完成後即可在 2900 上做驗證。



## 第五章 LP-2900 之周邊腳位規劃

### 紅黃綠 LED



代號	L1	L2	L3	L4	L5	L6	L7	L8	L9	L10	L11	L12	LED_COM
裝置	紅 LED	黃 LED	綠 LED	紅 LED	黃 LED	綠 LED	紅 LED	黃 LED	綠 LED	紅 LED	黃 LED	綠 LED	LED 1~12
腳位	E1	D3	C2	C1	L2	L1	G2	G1	U2	N1	AA2	AA1	N20

- L1~L12 為 LED 的陽極輸入端，HI 啟動。
- L1~L8 亦連接 8051 的 P2.0~P2.7。
- COM 點為 LED 的陰極端，HI 啟動。
- COM 亦連接 8051 的 P1.6

共陰極七段顯示器



DE3 DE2 DE1 000 001 010 011 100 101  
C1 C2 C3 C4 C5 C6

代號	A	B	C	D	E	F	G	DP
裝置	七 段 顯 示 器							
腳位	AB7	AA7	AB6	AB5	AA9	Y9	AB8	AA8

代號	DE1	DE2	DE3
裝置	74138		
腳位	AA12	AB11	AB10

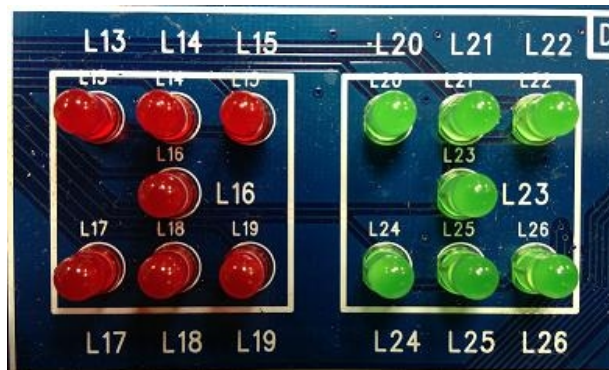
- A~DP 為共陰極七段顯示器之陽極輸入端，HI 啟動。
- DE1、DE2 及 DE3 為三對八解碼器(74138)之輸入端，其輸出端 Y0~Y5 對應到 C1~C6。
- C1~C6 分別為 6 個顯示器陰極共點端。

蜂鳴器(BUZZER)



代號	BUZZER
裝置	BUZZER
腳位	AB15

### 電子骰子



代號	L13	L14	L15	L16	L17	L18	L19
裝置	紅骰子						
腳位	E2	D3	C2	C1	L2	L1	G2

代號	L20	L21	L22	L23	L24	L25	L26
裝置	綠骰子						
腳位	G1	U2	N1	AA2	AA1	W2	U1

代號	Dice_COM
裝置	L13~L26 之共點
腳位	N21

- L13~L26 為 LED 的陽極輸入端，HI 啟動。
- L21~L26 亦連接 8051 的 P1.0~P1.5。
- Dice\_COM 為 L13~L26 的陰極共點端，HI 啟動。
- Dice\_COM 亦連接 8051 的 P1.7。

### 液晶顯示器(LCD)



代號	EN	RS	RW	D0	D1	D2	D3	D4	D5	D6	D7
裝置	LCD										
腳位	B15	B16	C15	K20	K19	J19	D17	L19	L22	K21	K22

- D0~D7 亦連接 8051 的 P0.0~0.7，A/D、D/A 的 DB0~DB7。
- RS 亦連接 8051 的 P3.6，A/D、D/A 的 CA。
- RW 亦連接 8051 的 P3.7，A/D、D/A 的/WR。

### 時脈電路(CLOCK)



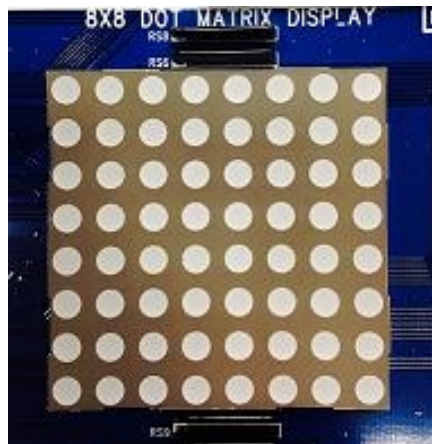
代號	L27	L28	L29	L30	L31	L32	L33	L34
裝置	黃 LED							
腳位	AB7	AA7	AB6	AB5	AA9	Y9	AB8	AA8

代號	DE1	DE2	DE3
裝置	74138		
腳位	AA12	AB11	AB10

代號	OSC	UP	DOWN
裝置	OSC	按鍵	按鍵
腳位	W16	R22	P22

- L27~L34 為 LED 的陽極輸入端，HI 啟動。
- DE1、DE2 及 DE3 為三對八解碼器(74138)之輸入端，其輸出端 Y6 為 L27~34 陰極共點端，此時 DE1、DE2、DE3 設定值為 011。
- OSC 為 LP-2900 的系統時脈，10 MHz。
- UP 與 DOWN 為彈跳開關，按下時邏輯 0，放開時為邏輯 1。

### 8X8 點矩陣 LED 顯示器



CR1 CR2 CR3 CR4 CR5 CR6 CR7 CR8  
CG1 CG2 CG3 CG4 CG5 CG6 CG7 CG8

#### 陽極共點端

代號	Row1	Row2	Row3	Row4	Row5	Row6	Row7	Row8
裝置	8 X 8 點矩陣							
腳位	T22	R21	C6	B6	B5	A5	B7	A7

- Row1~Row8 為 HI 啟動。

#### 紅色陰極端

代號	CR1	CR2	CR3	CR4	CR5	CR6	CR7	CR8
裝置	8 X 8 點矩陣							
腳位	D7	D6	A9	C9	A8	C8	C11	B11

- CR1~CR8 為 HI 啟動。

#### 綠色陰極端

代號	CG1	CG2	CG3	CG4	CG5	CG6	CG7	CG8
裝置	8 X 8 點矩陣							
腳位	A10	B10	A13	A12	B12	D12	A15	A14

- CR1~CR8 為 HI 啟動。

### 8051 單晶片



代號	P0.0	P0.1	P0.2	P0.3	P0.4	P0.5	P0.6	P0.7
裝置	8051							
腳位	K20	K19	J19	D17	L19	L22	K21	K22

- P0.0~P0.7 亦連接 LCD 的 LCD\_D0~D7，A/D、D/A 的 DB0~DB7。

代號	P1.0	P1.1	P1.2	P1.3	P1.4	P1.5	P1.6	P1.7
裝置	8051							
腳位	U2	N1	AA2	AA1	W2	U1	N20	N21

- P1.0~P1.7 亦連接 L21~L26 及 LED\_COM 與 Dice\_COM。

代號	P2.0	P2.1	P2.2	P2.3	P2.4	P2.5	P2.6	P2.7
裝置	8051							
腳位	E2	D3	C2	C1	L2	L1	G2	G1

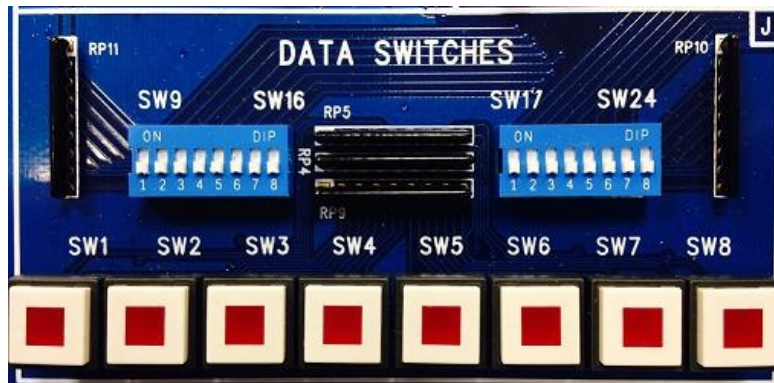
- P2.0~P2.7 亦連接 L1~L8。

代號	P3.0	P3.1	P3.2	P3.3	P3.4	P3.5	P3.6	P3.7
裝置	8051							
腳位	AB13	M22	D7	D6	A9	C9	B16	C15

- P3.2~P3.5 亦連接 8X8 點矩陣的 CR1~CR4。
- P3.6~P3.7 亦連接 LCD 的 RS 與 RW。



資料開關(DATA SWITCHES)



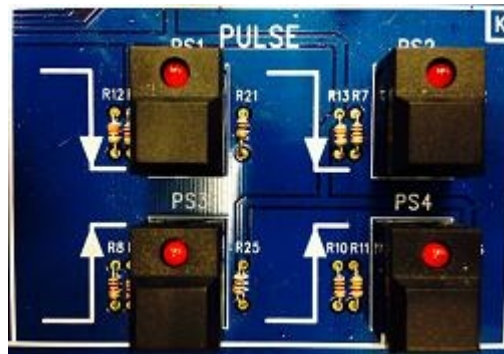
代號	SW1	SW2	SW3	SW4	SW5	SW6	SW7	SW8
裝置	Push Botton							
腳位	AA15	AA14	AB18	AA18	AB17	AA17	AB20	AA20

代號	SW9	SW10	SW11	SW12	SW13	SW14	SW15	SW16
裝置	Dip Switch							
腳位	AA19	Y19	AB22	AA22	AB21	Y21	W22	W21

代號	SW17	SW18	SW19	SW20	SW21	SW22	SW23	SW24
裝置	Dip Switch							
腳位	W19	Y22	U21	V21	V20	V19	U22	T20

- P3.2~P3.5 亦連接 8X8 點矩陣的 CR1~CR4 。
- P3.6~P3.7 亦連接 LCD 的 RS 與 RW 。

### 脈波按鍵(PULSE)



代號	PS1	PS2	PS3	PS4
裝置	Push Botton With LED			
腳位	C13	B13	C16	N2

- SW1~SW8 為按鍵開關，按下時邏輯 1，放開時為邏輯 0。
- SW9~SW24 為指撥開關，ON 時為邏輯 1，OFF 時為邏輯 0。

### 鍵盤(KEYBOARD)



代號	DE1	DE2	DE3	RK1	RK2	RK3
裝置	KEYBOARD					
腳位	AA12	AB11	AB10	AA13	AB12	Y16

- DE1、DE2 及 DE3 為三對八解碼器(74138)之輸入端，其輸出端 Y0~ Y3 為鍵盤的 C1~C4。

**A/D、D/A**



**A/D→ADC0804**

代號	DB0	DB1	DB2	DB3	DB4	DB5	DB6	DB7
裝置	ADC0804							
腳位	K20	K19	J19	D17	L19	L22	K21	K22

- DB0~DB7 亦連接 LCD 的 D0~D7，8051 的 P0.0~0.7。

代號	/CS	/RD	DE1	DE2	DE3	AD_INTR
裝置	ADC0804					
腳位	AB10	C15	AA12	AB11	AB10	M21

- AD\_WR 為三對八解碼器輸出端 Y6。
- DE1、DE2 及 DE3 為三對八解碼器(74138)之輸入端。
- /RD 亦連接 LCD 的 RW。

**D/A→AD7528**

代號	DB0	DB1	DB2	DB3	DB4	DB5	DB6	DB7
裝置	ADC0804							
腳位	K20	K19	J19	D17	L19	L22	K21	K22

- DB0~DB7 亦連接 LCD 的 D0~D7。

代號	/CS	/WR	/DACA
裝置	AD7528		
腳位	AA10	C15	B16

- /WR 亦連接 LCD 的 RW。
- /DACA 亦連接 LCD 的 RS。



Web: [www.leap.com.tw](http://www.leap.com.tw)  
E-mail: [service@leap.com.tw](mailto:service@leap.com.tw)

台北  
TEL:02-2999-3837  
FAX:02-2999-7710  
新北市三重區重新路五段609巷18號9樓之4

上海  
TEL:021-5777-1796  
FAX:021-5777-1796 #838  
上海市松江区莘砖公路518号24幢301  
(上海漕河泾开发区松江高科技园)

北京  
TEL:010-62652592  
FAX:010-62655303  
北京市海淀区苏州街33号615室

東莞  
TEL:0769-85349978  
FAX:0769-85349686  
東莞市長安鎮長青街華安商住大廈12F